

# NI FlexRIO para Testes e Aplicações Embarcadas

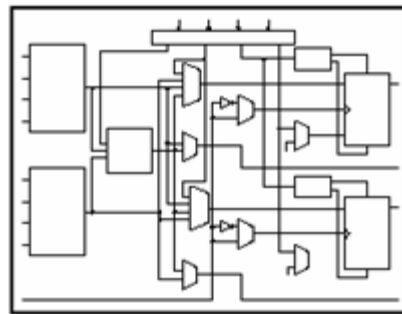
André Oliveira  
Gerente de Vendas

Telles Soares  
Engenheiro de Sistemas

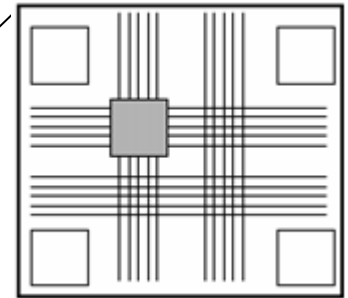
# Agenda

- O que é FPGAs e por que ele é útil?
- Vantagens do FPGAs em sistemas de teste
- Plataforma NI FlexRIO
  - Arquitetura do sistema
  - Módulos adaptadores
  - Transmissão peer-to-peer
- Vantagens de usar aplicações FPGAs embarcadas
- Discussões e Perguntas & Respostas

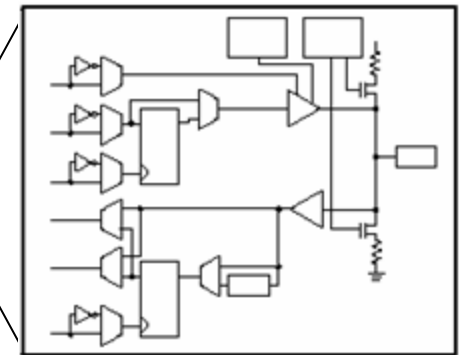
# Tecnologia FPGA



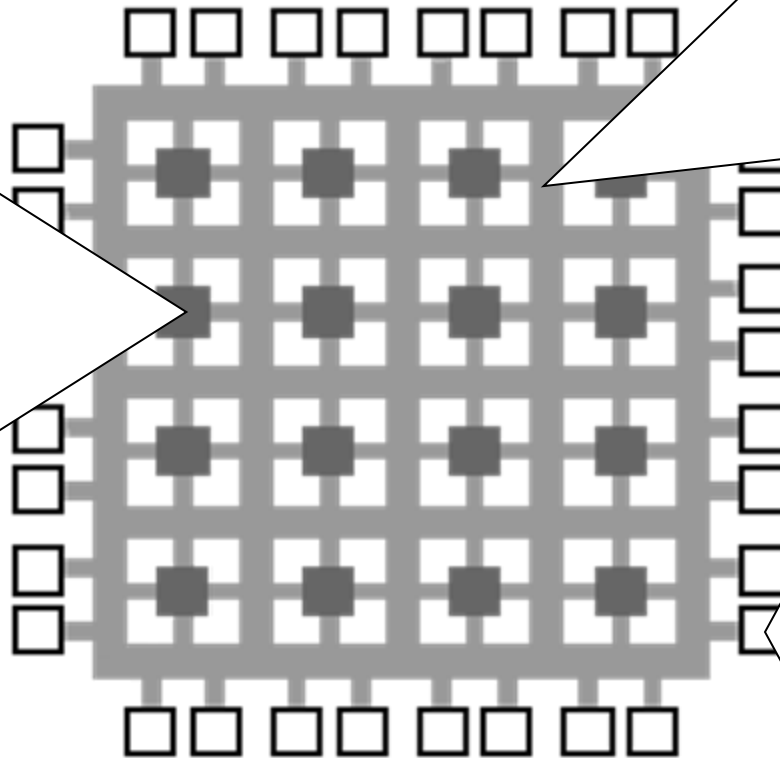
**Blocos lógicos**



**Interconexões programáveis**



**Blocos de E/S**



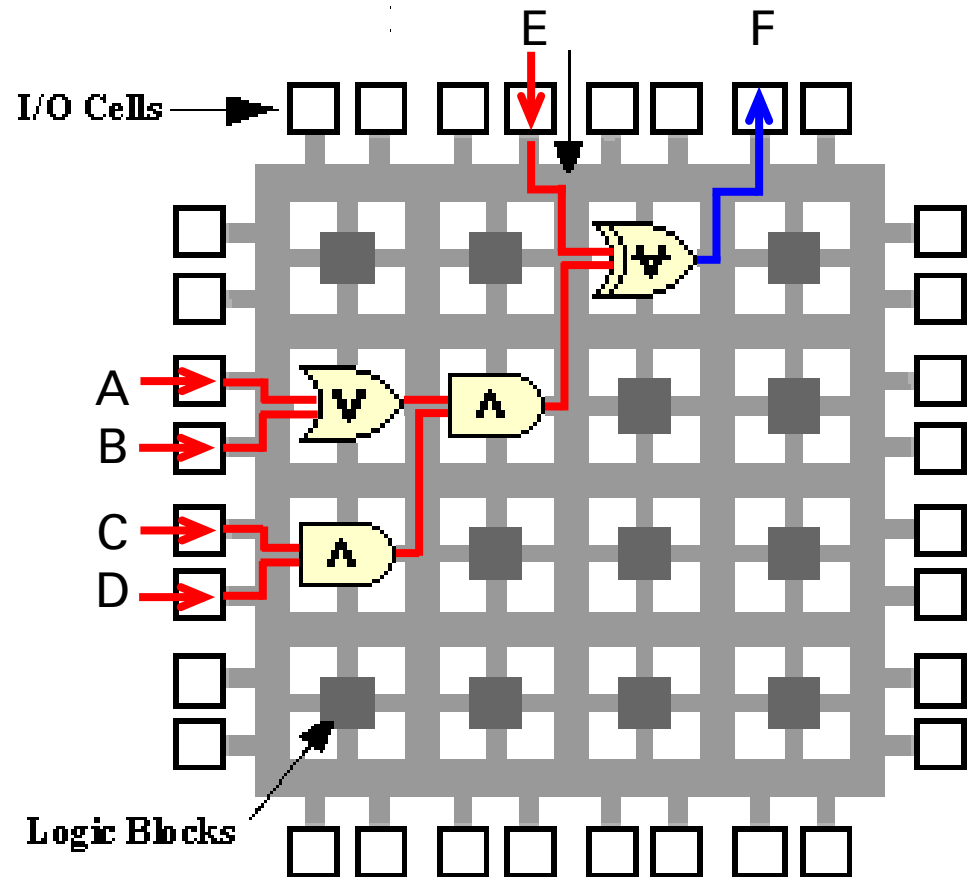
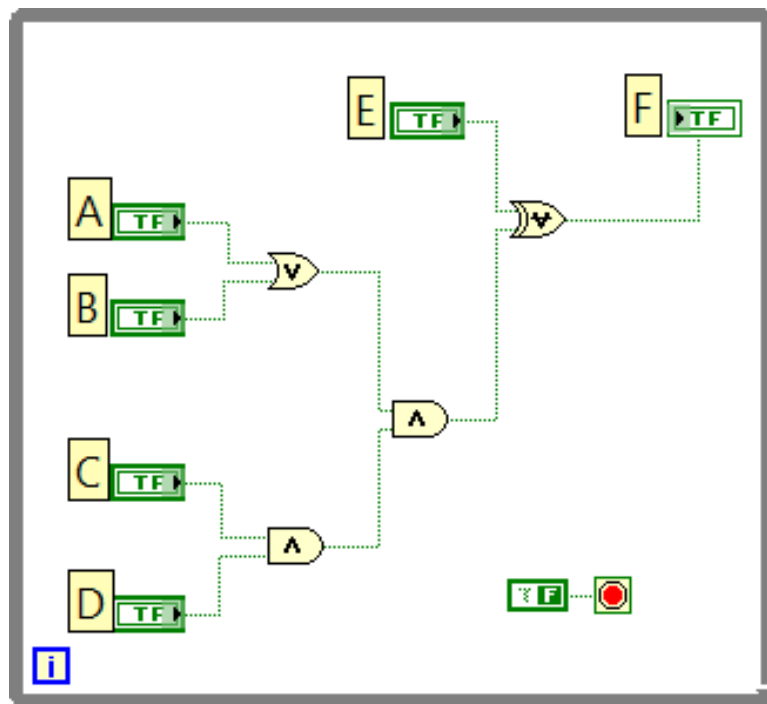
**Field-Programmable Gate Array**



# Lógica de implementação FPGA

Lógica de implementação no FPGA:  $F = \{(A+B)CD\} \oplus E$

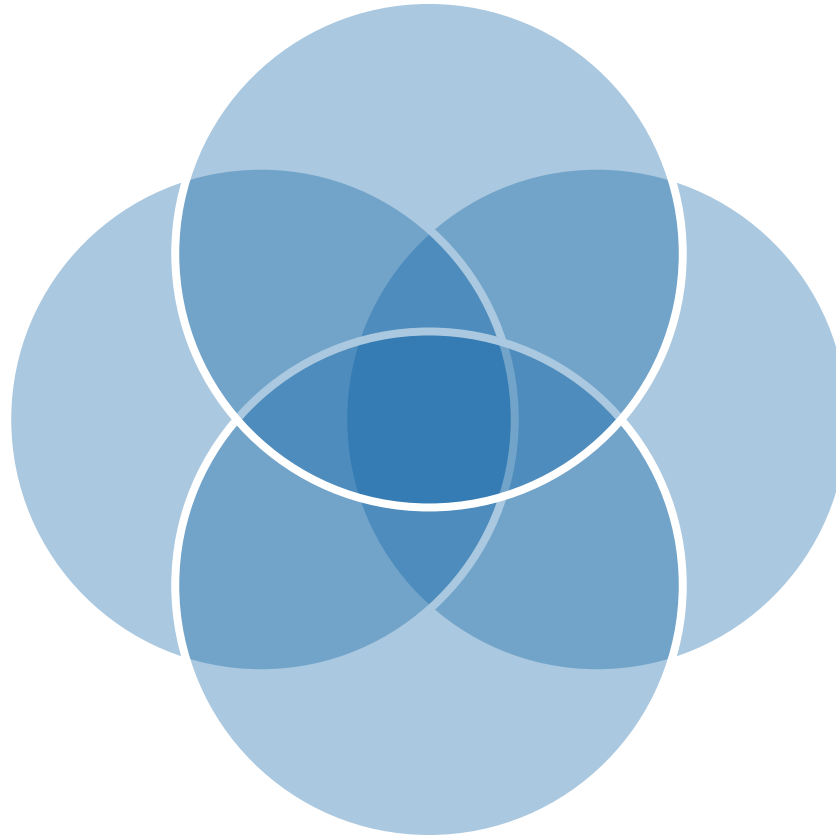
Código em LabVIEW FPGA



# Testes elétricos atualmente

Adquirir, Transferir, Paradigma do Pós-Processo

Funcionalidade  
fixa de Triggers  
e gravações



Open-loop,  
Estímulo-  
resposta de  
dados

Vetor de testes e Síntese de forma de onda  
e Ferramentas de análise

# Método de testes baseado em FPGA

Real-Time, Medições contínuas

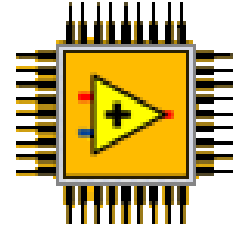
Triggering e  
aquisição  
personalizada

Closed-Loop  
e testes  
dinâmicos



Protocolo de emulação

# Por que FPGAs são úteis?



- ***Alta Confiabilidades*** - Projeto implementado no hardware
- ***Alta performance*** – Habilidades computacionais que abrem novas possibilidades para medições e rápido processamento de dados
- ***Paralelismo real*** – Permite tarefas em paralelo e pipelining, reduzindo o tempo dos testes
- ***Baixa latência*** – Execute algoritmos com taxas de determinismo abaixo dos 5 ns
- ***Reconfigurável*** – Crie DUT / personalize aplicações específicas

# Benefícios de testes baseados em FPGA

Real-Time, Medições contínuas

Alta produtividade de testes

Custos reduzidos

Cobertura de testes mais completa

Maior confiabilidade nas medições

Triggering e  
aquisição  
personalizada

Closed-Loop  
e testes  
dinâmicos

Protocolo de emulação



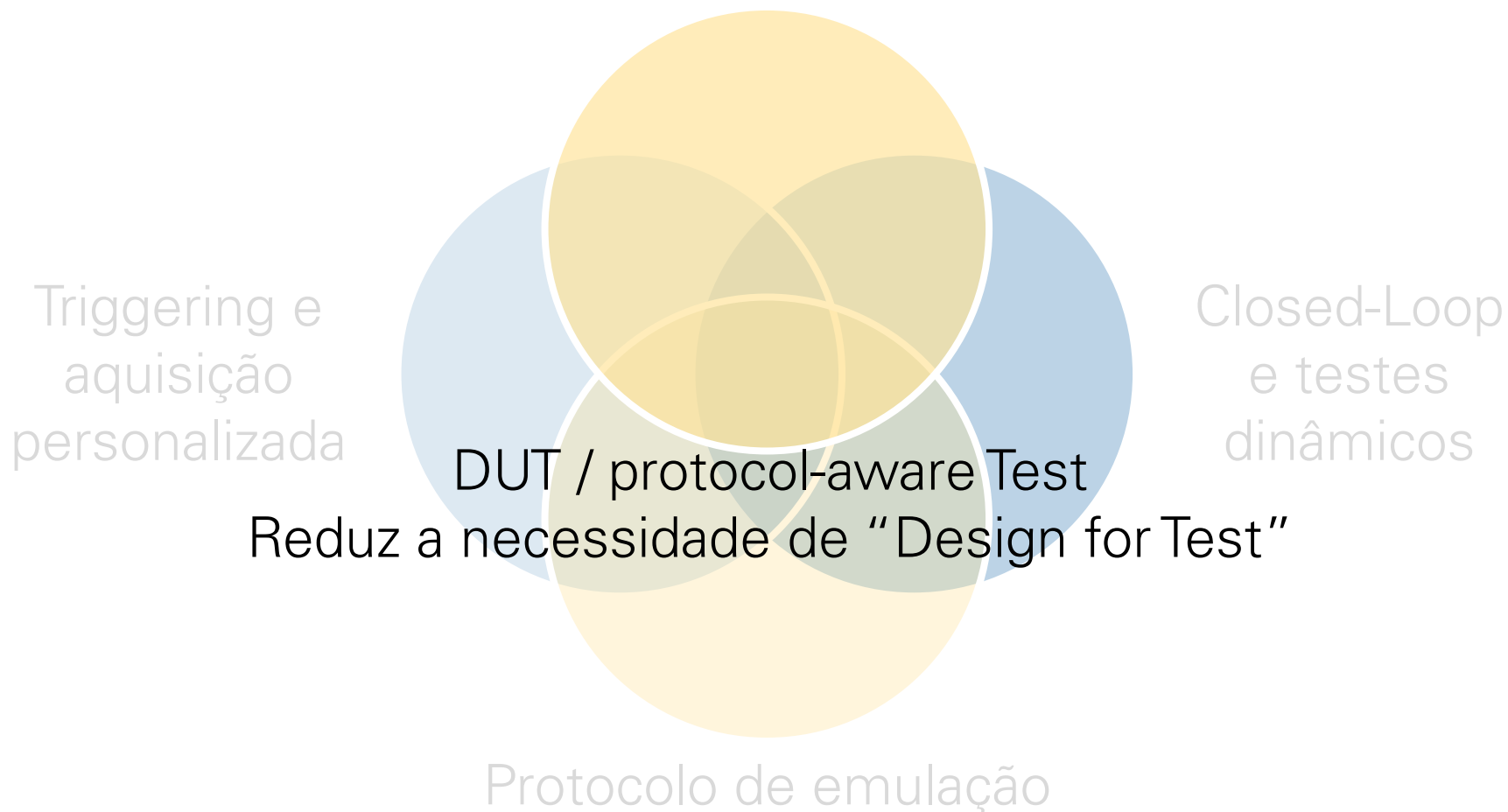
# Benefícios de testes baseados em FPGA

Real-Time, Medições contínuas



# Benefícios de testes baseados em FPGA

Real-Time, Medições contínuas



# Benefícios de testes baseados em FPGA

Real-Time, Medições contínuas

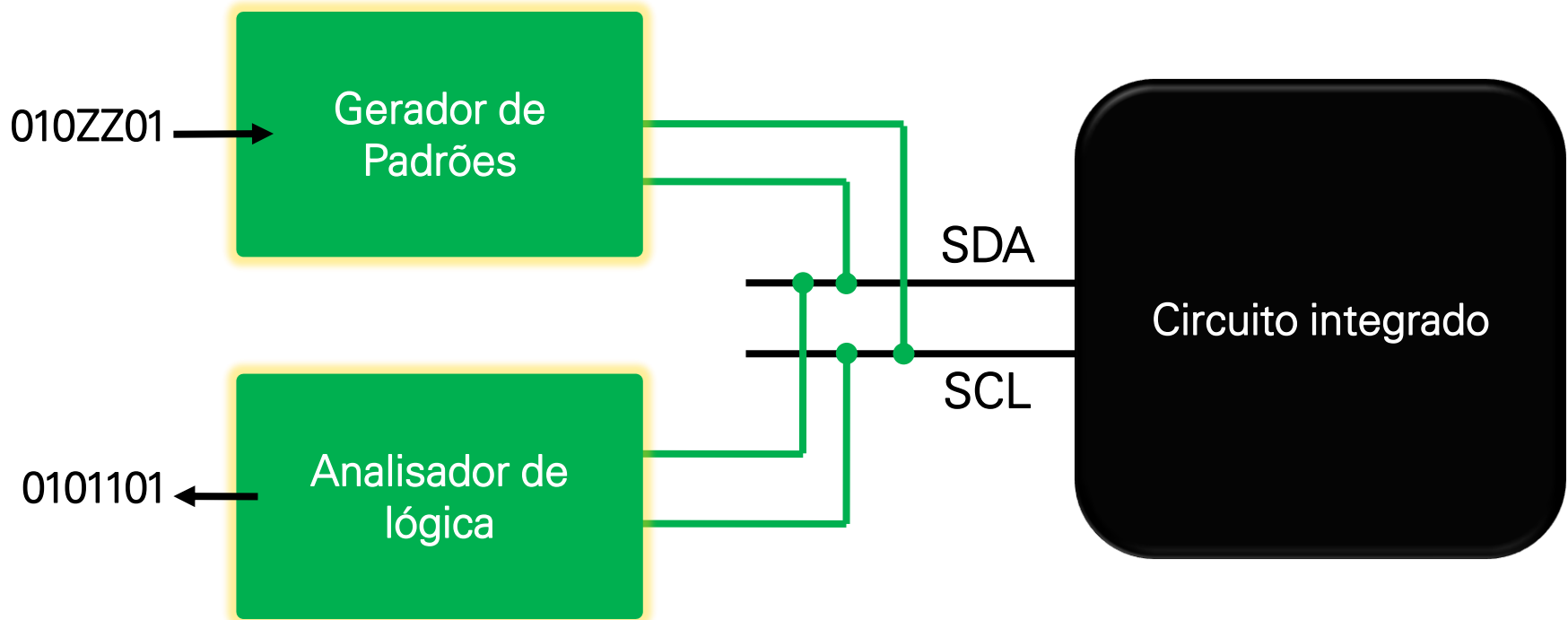
Triggering e  
aquisição  
personalizada

Closed-Loop  
e testes  
dinâmicos

Testes em reais condições de operação  
Implementa testes previamente muito complexos/caros

Protocolo de emulação

# Um protocolo digital simples: I<sup>2</sup>C

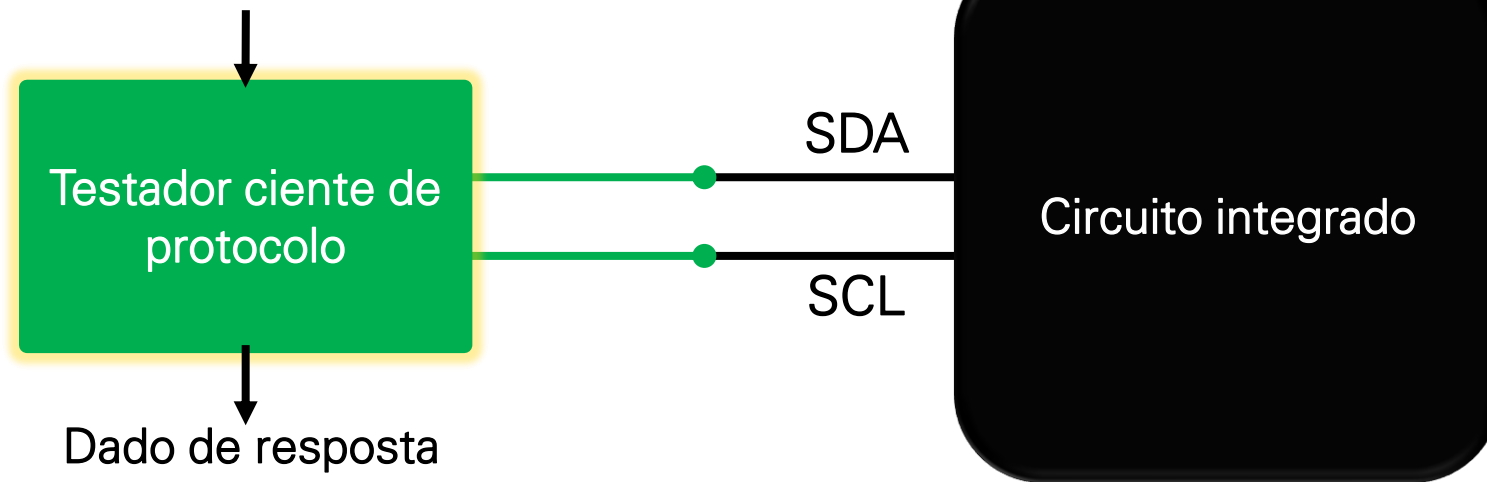


## Abordagem tradicional

- Estímulo estático e respostas esperadas
- Dificuldade de acomodar múltiplos domínios de clock

# Um protocolo digital simples: I<sup>2</sup>C

Endereço, dados, endereço, recebimento



## Abordagem Protocol-Aware Test

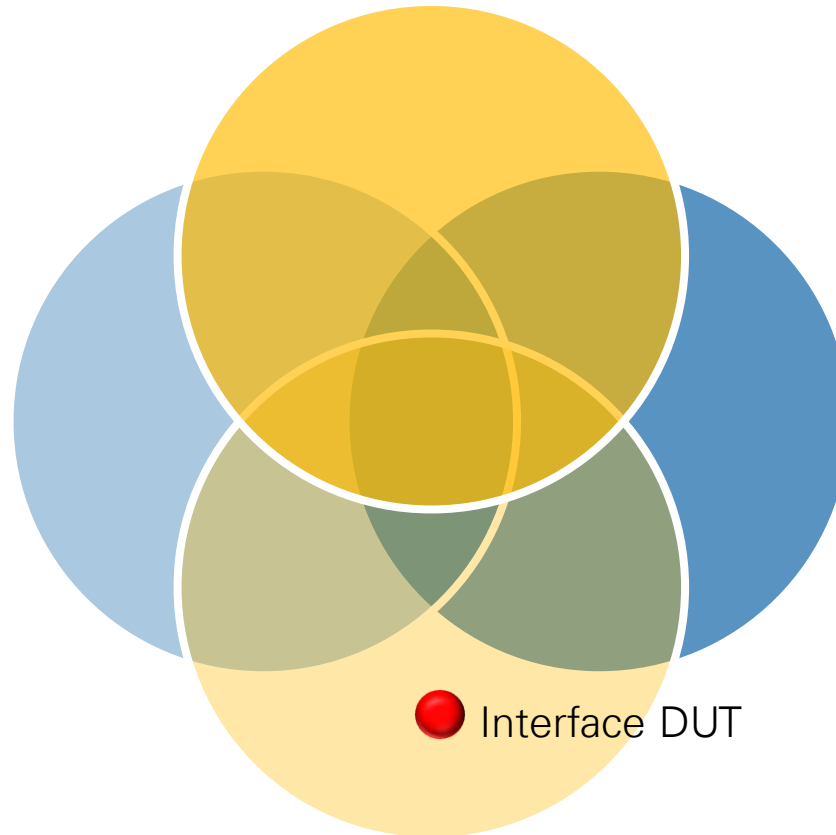
- Inteligência construída no testador
  - Acomoda ciclos de espera
  - Derivar múltiplos clocks
- Teste com comandos de alto nível
  - Cenário de utilização real
  - Inerentemente mais fácil de programar

# Interface digital I<sup>2</sup>C

Medições contínuas, Real-Time

Aquisição e  
trigger  
personalizados

Teste  
dinamico e  
de malha  
fechada



Emulação de protocolo

# Arquitetura de sistema NI FlexRIO



## Módulo adaptador NI FlexRIO Módulo NI FlexRIO FPGA

- I/O Intercambiável
- Analógico ou digital
- Kit adaptador de módulo de desenvolvimento NI FlexRIO (MDK)
- Virtex-5 FPGA
- 132 linhas I/O digitais
- Até 512 MB de DRAM

## Plataforma PXI

- Sincronização
- Clocking/triggers

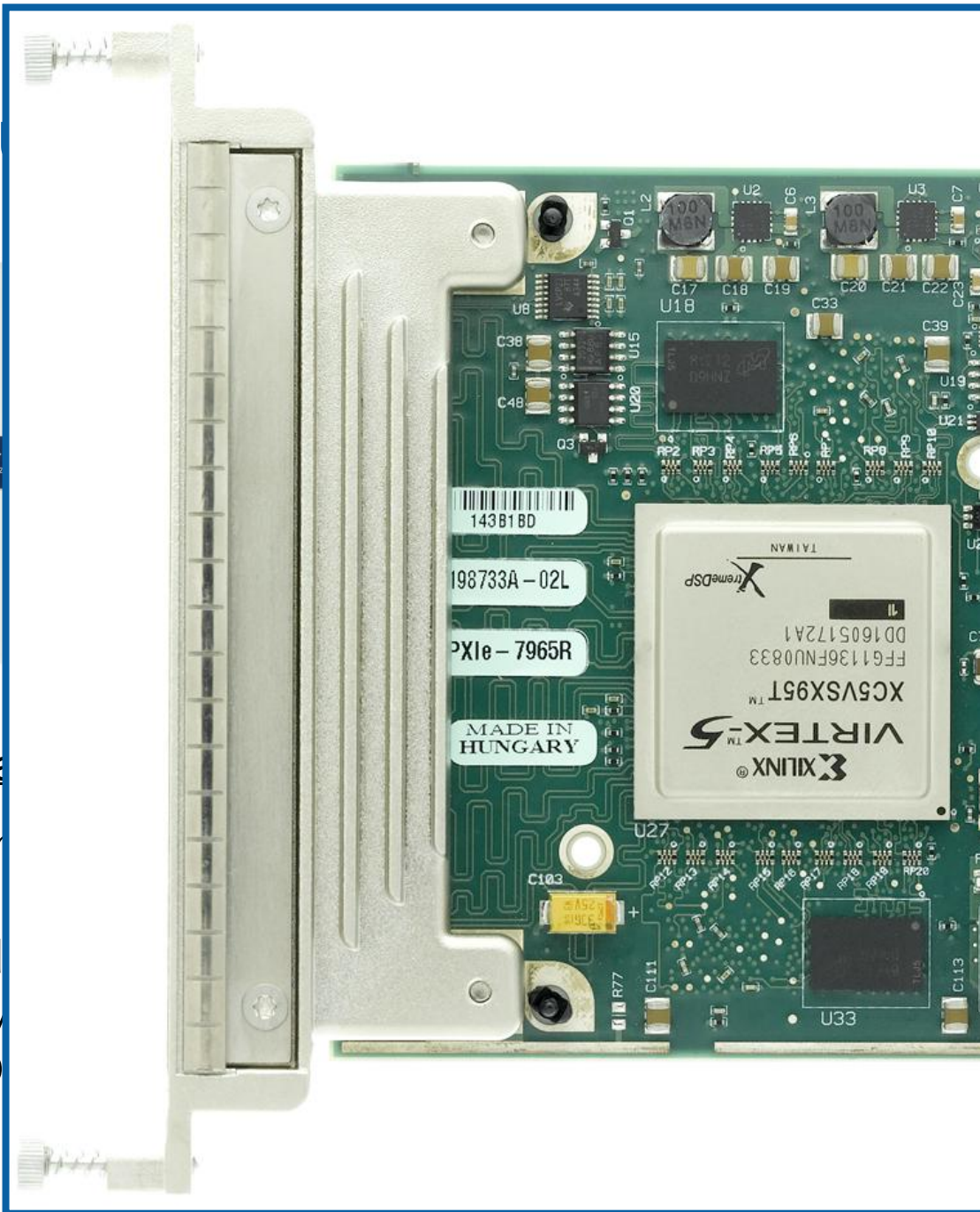
Arq



## Módulo adaptador

- I/O Interchangeable
- Analógico ou Digital
- Kit adaptador para desenvolvimento de FlexRIO (MD)

ni.com



## Plataforma PXI

- Sincronização
- Clocking/triggers
- Ventilação/resfriamento

Entrega de missão de





# Adaptadores de módulo NI FlexRIO

## Digital



100 Mbps  
SE DIO



300 Mbps  
LVDS DIO



300 Mbps  
SE/LVDS DIO



1 Gbps  
LVDS DIO



Camera Link



RS-485/422

## Analógico



2 ch. 1.6 GS/s,  
12-bit AI



2 ch. 3 GS/s,  
8-bit AI



2 ch. 100 MS/s,  
14-bit AI / 16-bit AO



4 ch. 250 MS/s,  
14-bit AI



2 ch. 250 MS/s,  
16-bit AI



32 ch. 50 MS/s,  
12-bit AI



16 ch. 50 MS/s,  
14-bit AI



2 ch. 40 MS/s,  
12-bit AI



2 ch. 80 MS/s,  
14-bit AI



2 ch. 120 MS/s,  
16-bit AI



4 ch. 120 MS/s,  
16-bit AI

# Novos módulos FlexRIO

Digitalizador 3GS/s, 8-bit



Digitalizador 1.6GS/s, 12-bit



# Módulos de parceiros NI FlexRIO



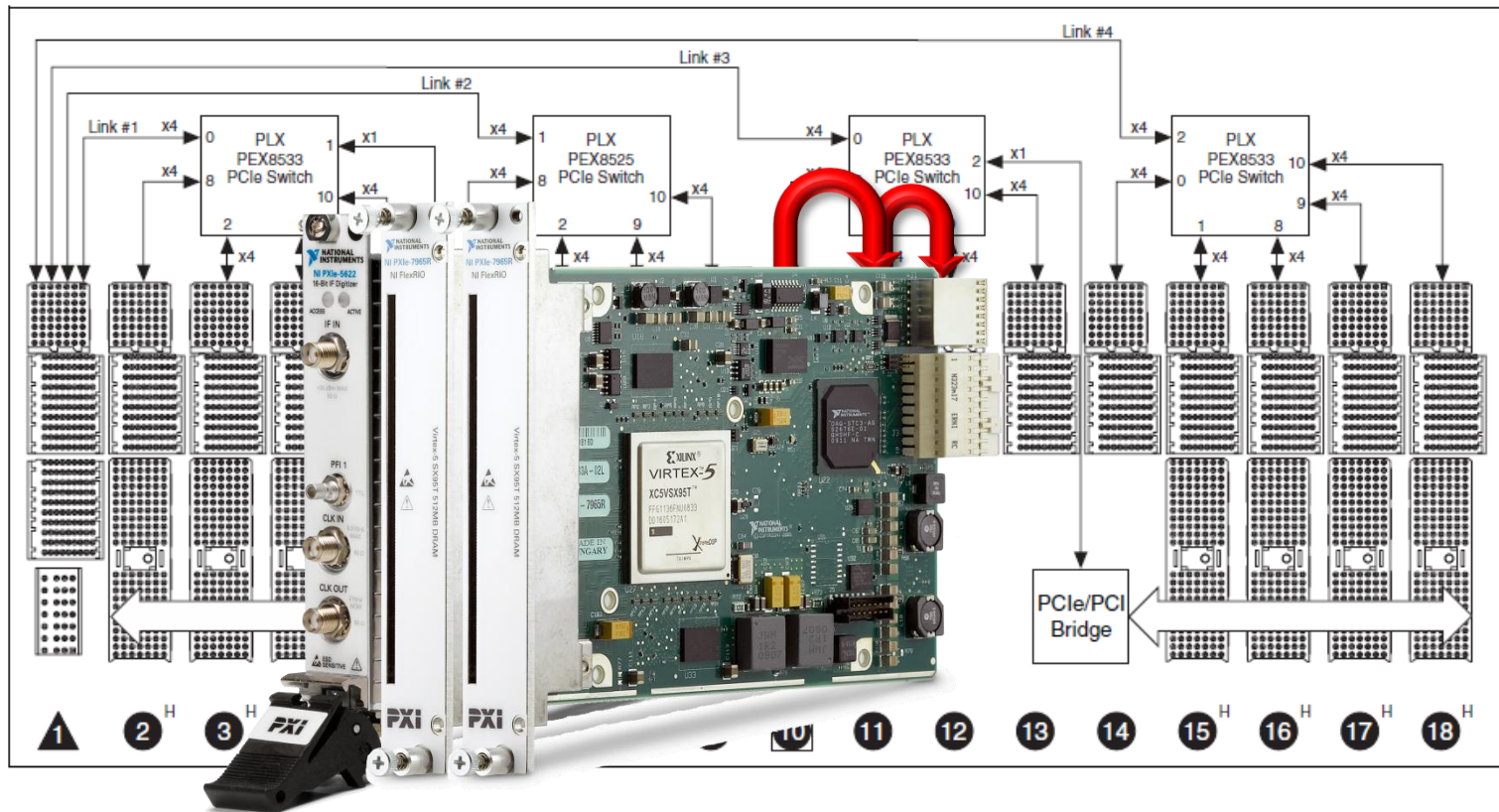
# Kit adaptador de módulo de desenvolvimento NI FlexRIO (MDK)

- Arquivos CAD (para PCB)
- Desenhos detalhados
- Documentação de Hardware
- Documentação de Software
- Adaptadores de módulo de metal



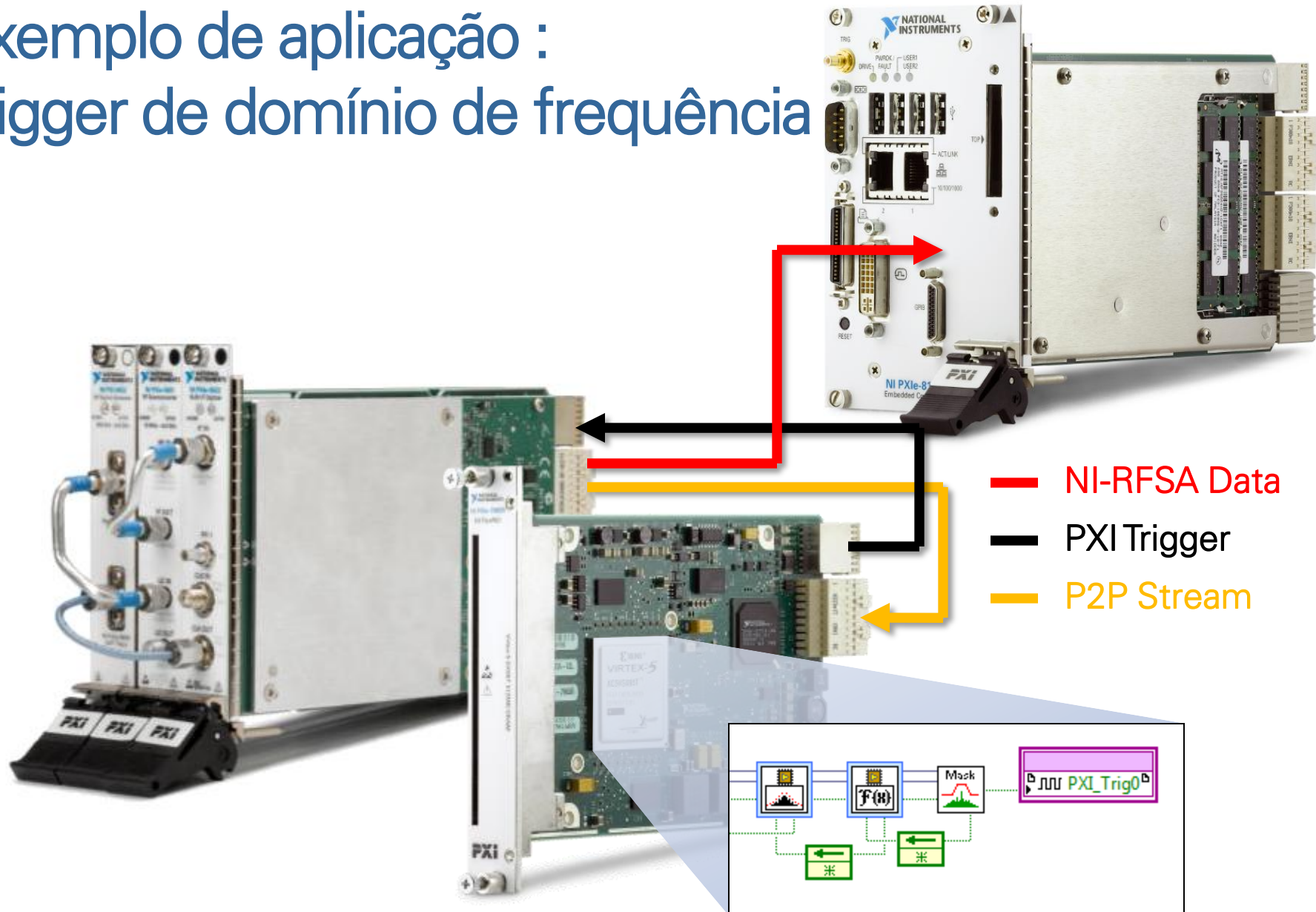
# Arquitetura Peer-to-Peer NI FlexRIO

- Via única >800 MB/s
- Dupla via >700 MB/s
- Latência de ~10 us
- Até 16 transmissões por FPGA





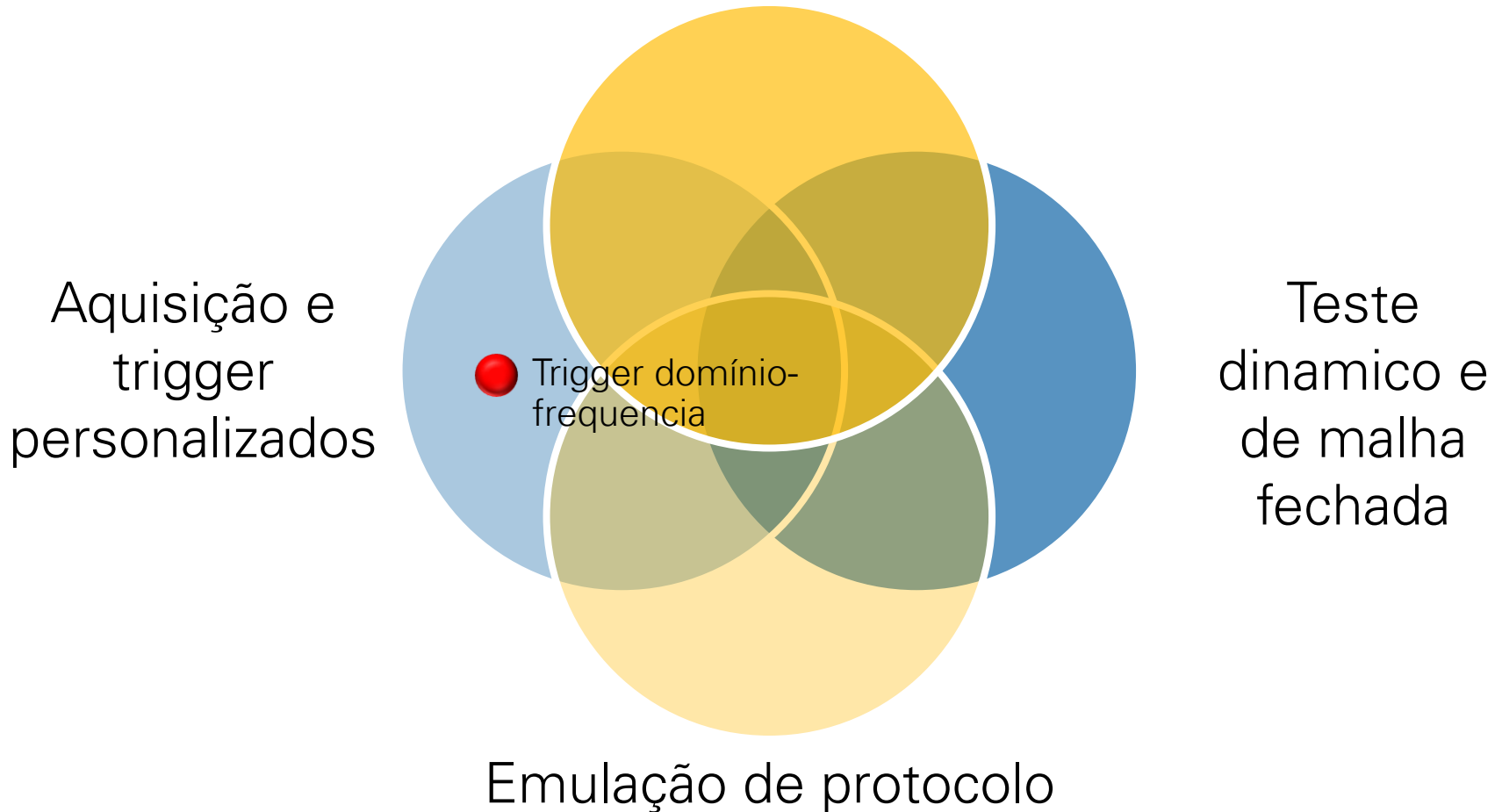
# Exemplo de aplicação : Trigger de domínio de frequência



# Demo : Execução de FFTs em Processador e FPGA

# Trigger domínio-frequencia

Medições contínuas, Real-Time

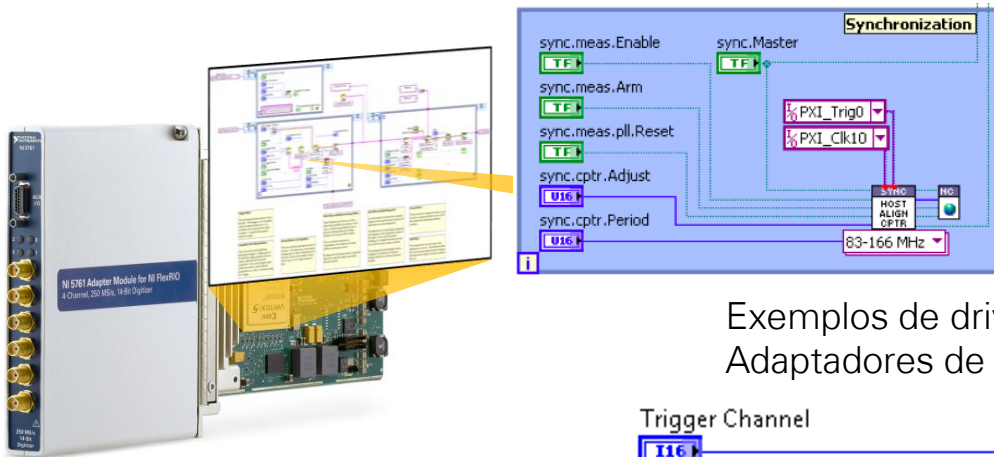




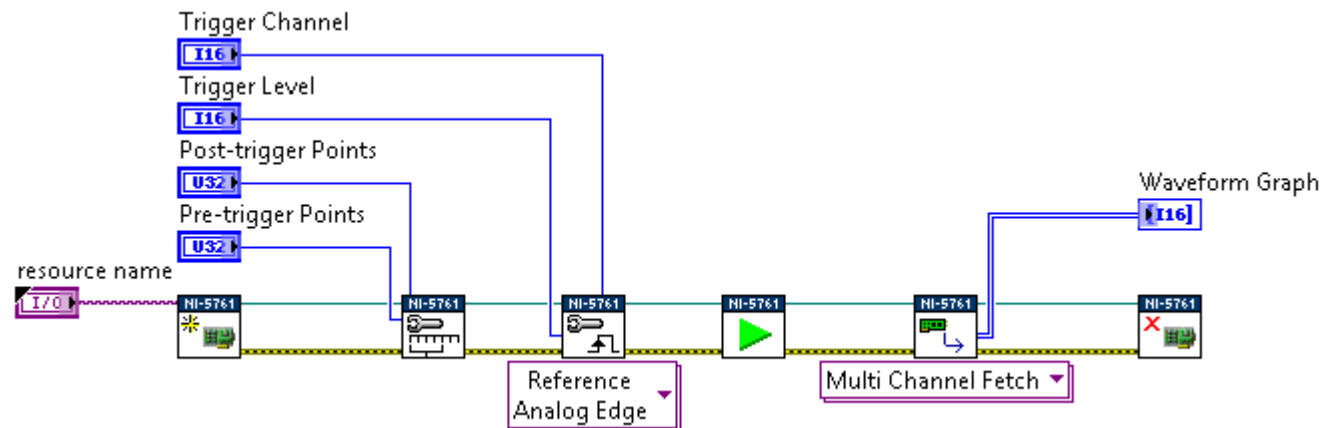
# Novo software NI FlexRIO

Biblioteca de desenvolvimento de instrumento NI FlexRIO

*Incluindo sincronização*



## Exemplos de drivers de instrumento para Adaptadores de módulos digitalizadores NI 5761 e NI 5762

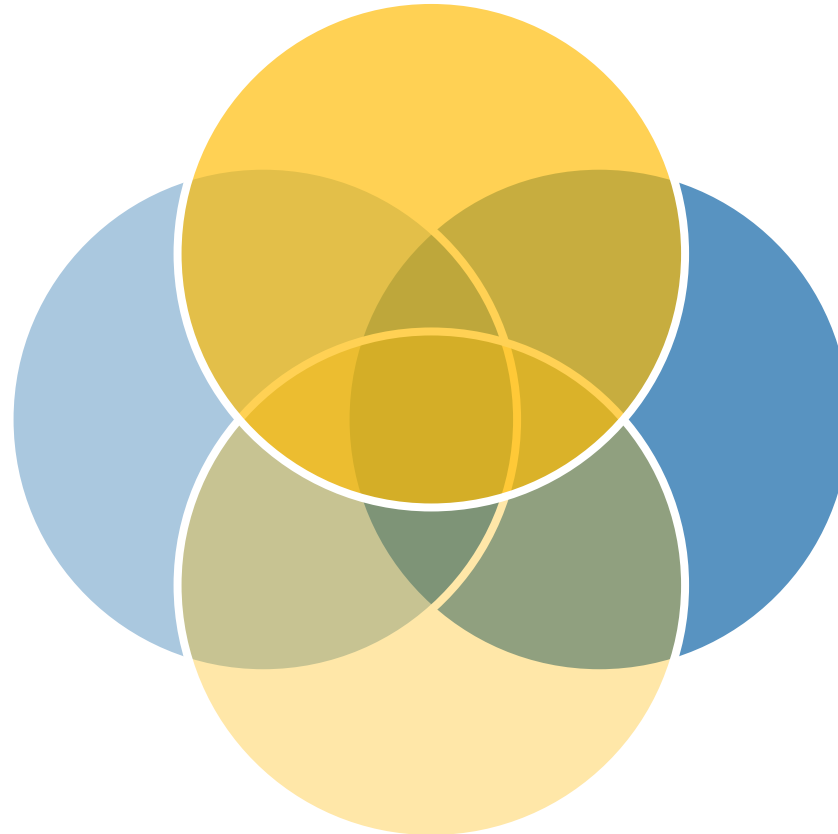


## Exemplo de driver de instrumento NI-5761R

# Demo sistema de testes

Medições contínuas, Real-Time

Aquisição e trigger  
personalizados

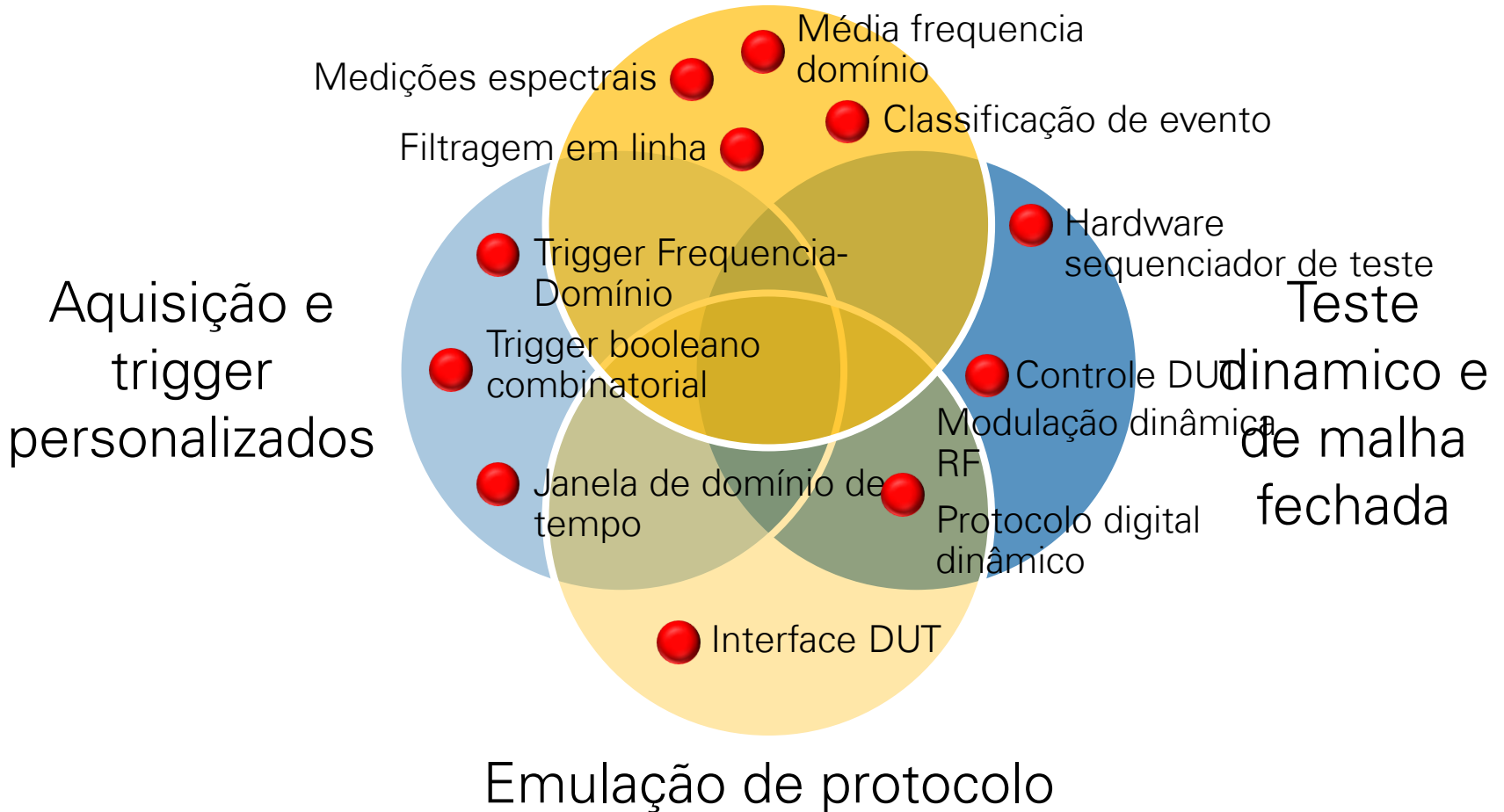


Teste dinámico  
e de malha  
fechada

Emulação de protocolo

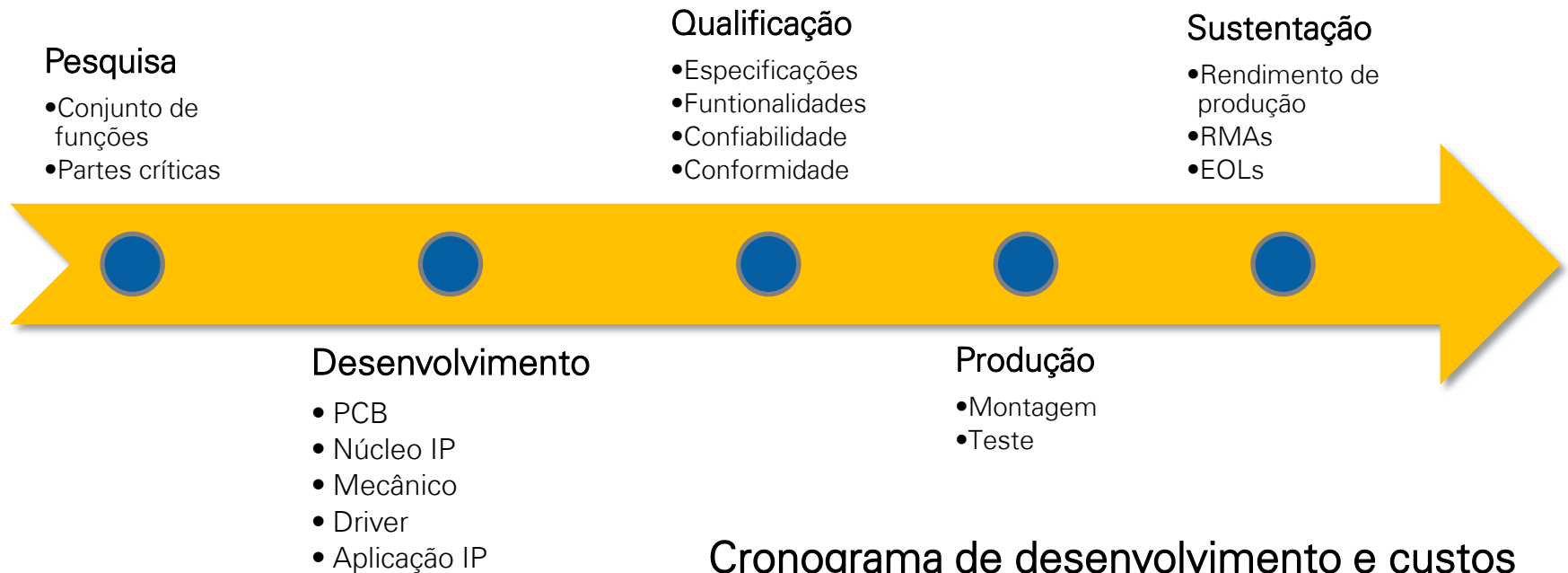
# Personalização de instrumentos

## Medições contínuas, Real-Time



# NI FlexRIO para aplicações embarcadas

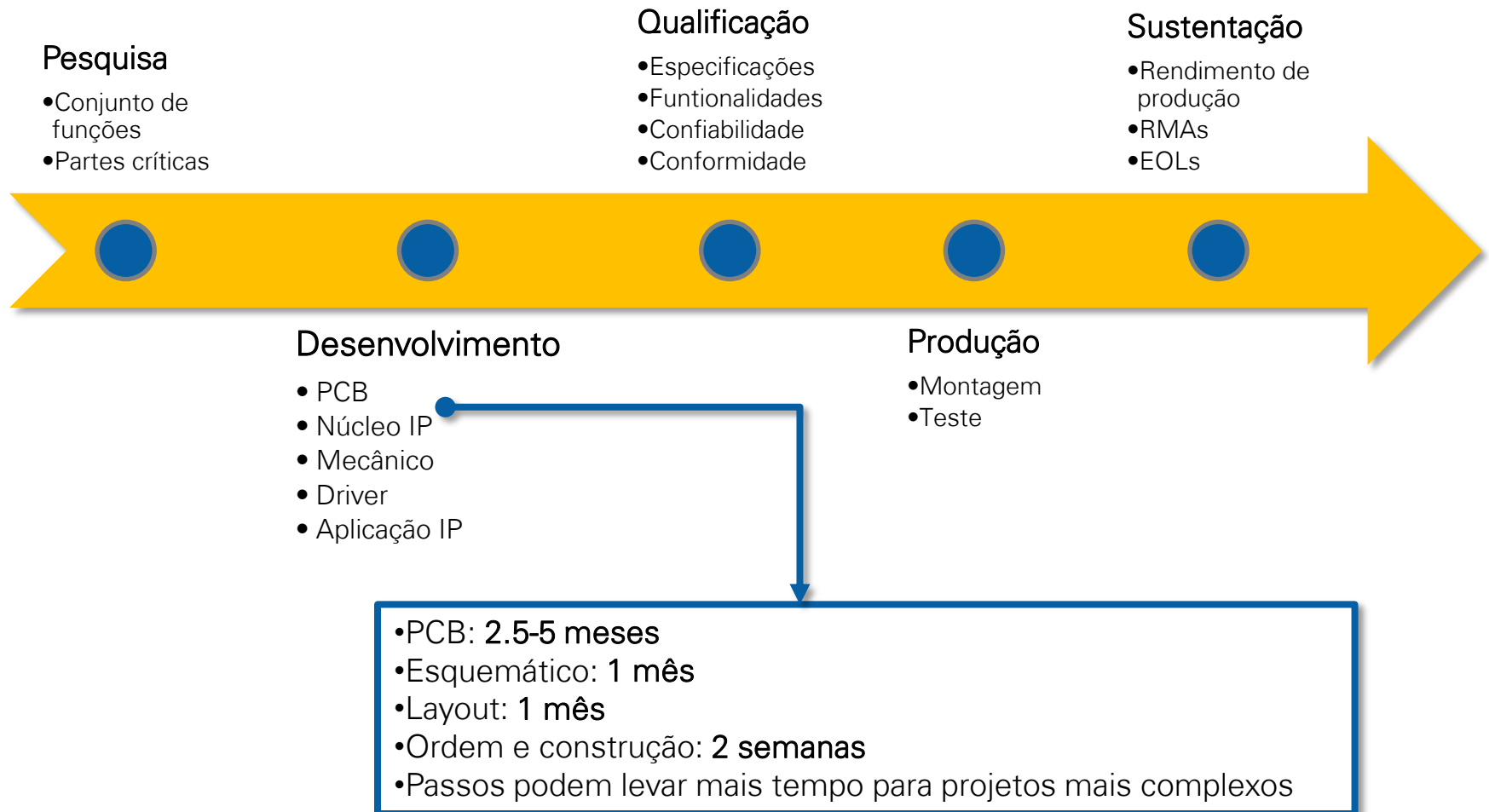
# Hardware de desenvolvimento personalizado



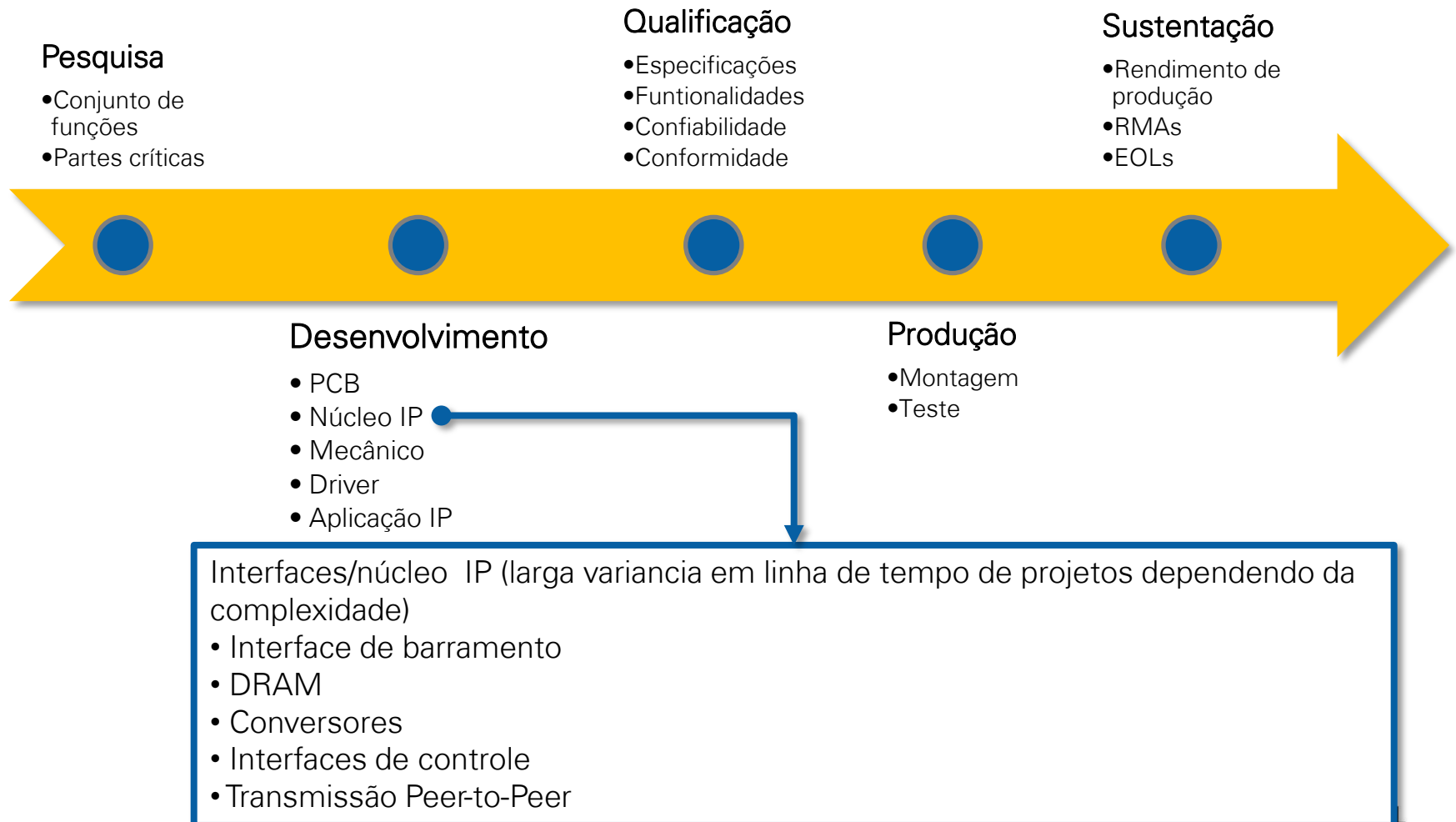
## Cronograma de desenvolvimento e custos variáveis

- Complexidade de projeto
- Restrições de projetos externos
- Necessidades de desempenho e confiabilidade
- Tecnologias novas vs. maduras
- Grau de reuso de IP

# Hardware de desenvolvimento personalizado



# Hardware de desenvolvimento personalizado



# Interfaces e núcleos IP

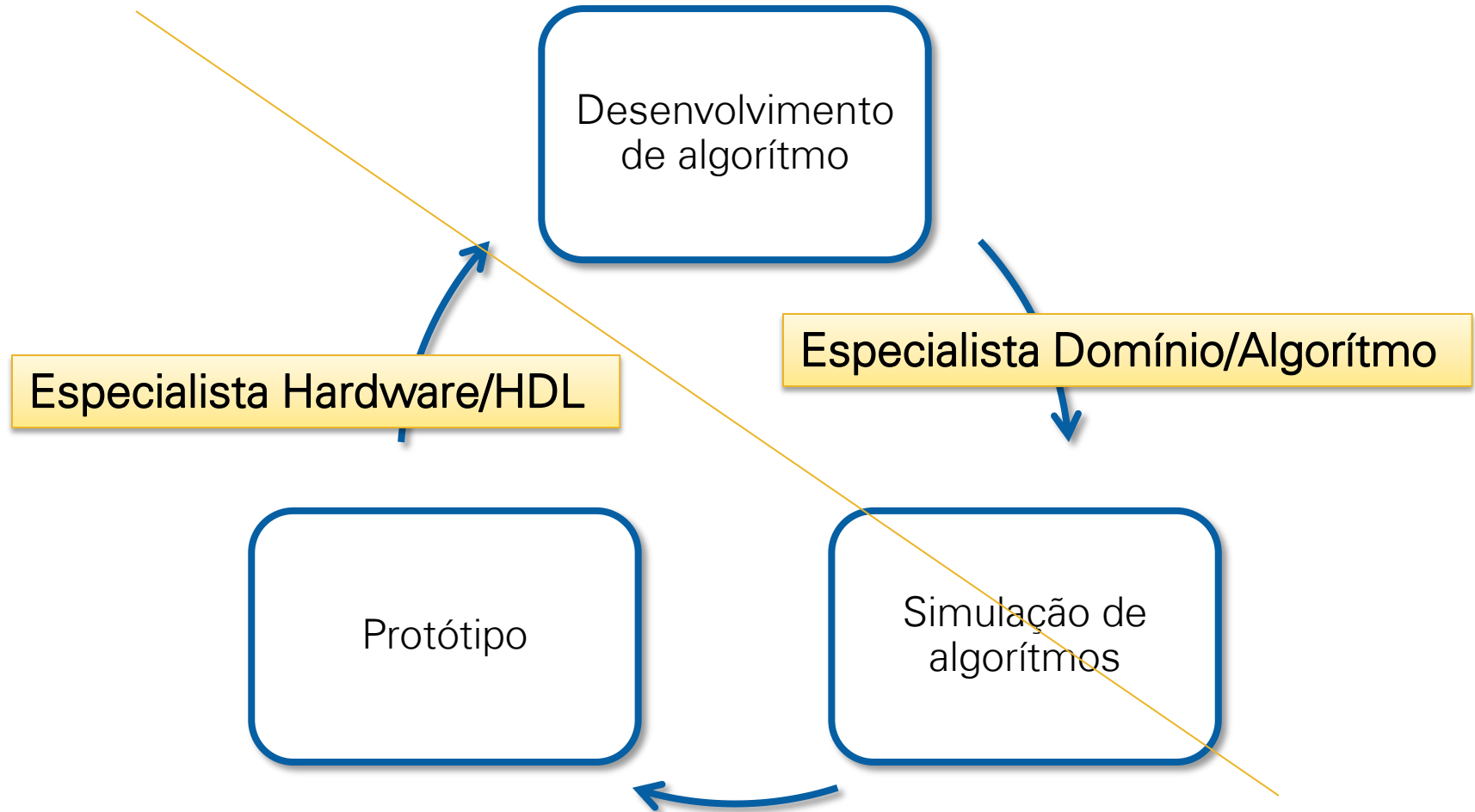
- Exemplo DRAM – 200 MHz, DDR2, x32
  - Layout (Mencionado como parte de um projeto PCB): **1 mês**
  - Verificação de pinagem e fechamento de temporização no FPGA: **2-4 semanas**
  - Integridade do sinal: **2 semanas**
  - Teste de margem/taxa de bit de erro: **2 semanas**
  - Total: **3 meses**
  - Se as coisas não forem bem, multiplique por **2 ou mais**
  - Se forem muito mal, você pode precisar de um novo PCB (volte ao início)
- Passos similares para interface de barramento, conversores e interfaces de controle



# O Valor NI

- Com hardware FPGA e a plataforma PXI, a NI facilita muitas das partes mais difíceis de um projeto personalizado.
- **Você pode diminuir seus tempos de desenvolvimento e desenvolve eficazmente sistemas flexíveis e personalizáveis.**
- Onde este tempo extra de desenvolvimento pode ir?

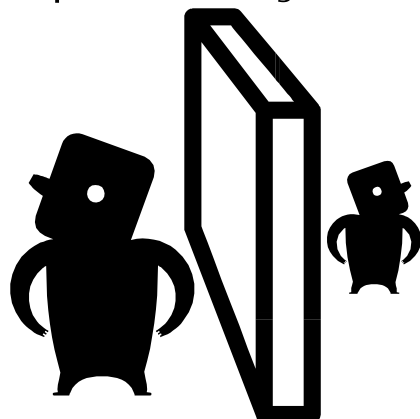
# Abordagem de desenvolvimento tradicional



# Abordagem de desenvolvimento tradicional

## Especialista Domínio/Algoritmo

- Floating Point
- Desenvolvimento de algoritmo
- Simulação de algoritmo
- Define especificações de projeto

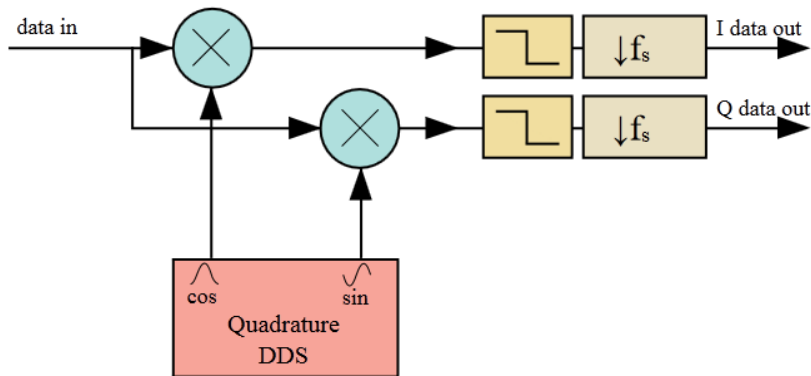


## Especialista Hardware/HDL

- VHDL, Verilog, Fixed-Point
- Traduz spec para hardware
  - Device Specific Implementation
  - Fixed-Point, Overflows, etc.
- Escreve HDL
- Escreve os testes
- Roda simulações (envia resultados ao especialista)
- Sintetiza para FPGA or ASIC

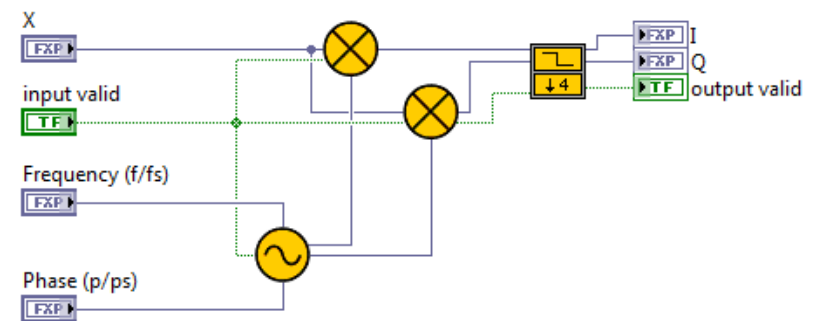
# Valor da programação gráfica para FPGAs

Como nós pensamos:



Fonte: Wikipedia

Como programamos:



Permite que um especialista em domínio programe em FPGAs

# Conclusões

- NI FlexRIO aumenta as potencialidades da plataforma PXI e reduz o tempo de desenvolvimento para uma variedade de testes de alto desempenho e aplicações embarcadas.
- LabVIEW FPGA aliado à tecnologia FlexRIO é um novo paradigma de implementação para sistemas complexos e de alta performance.



# Para Lembrar – Arquitetura.



Obrigado