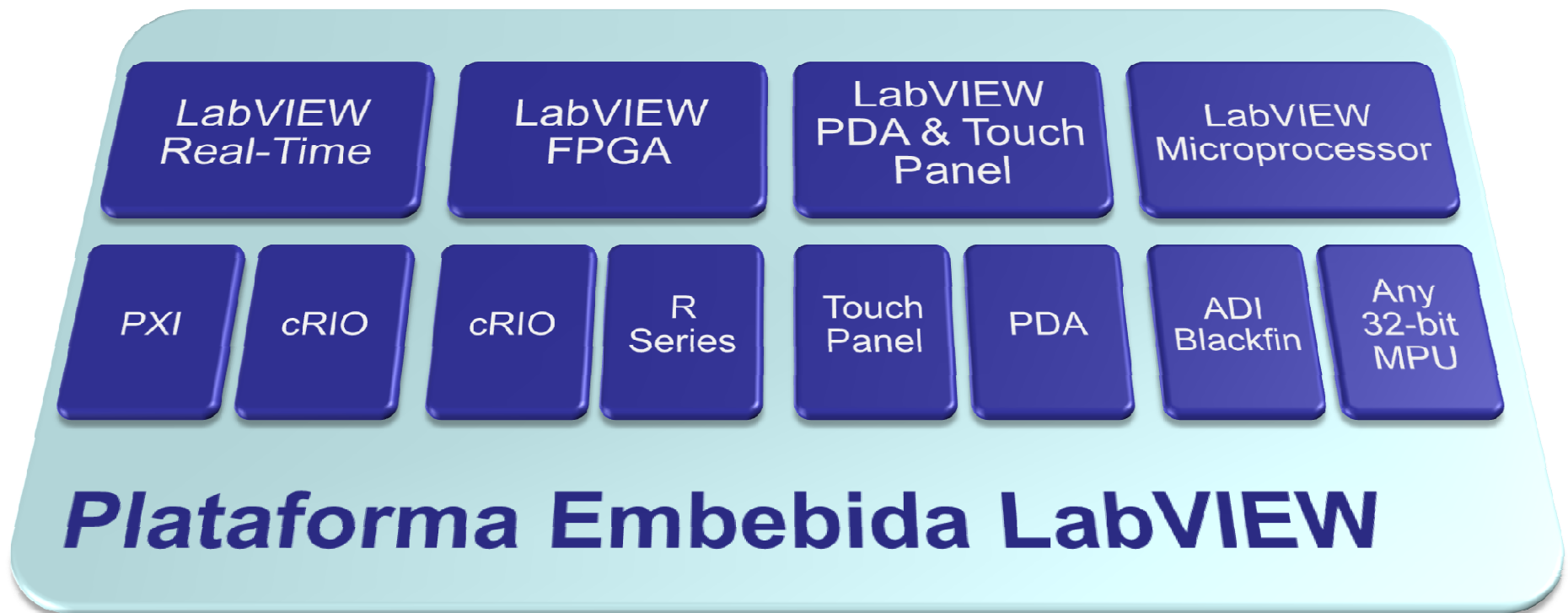




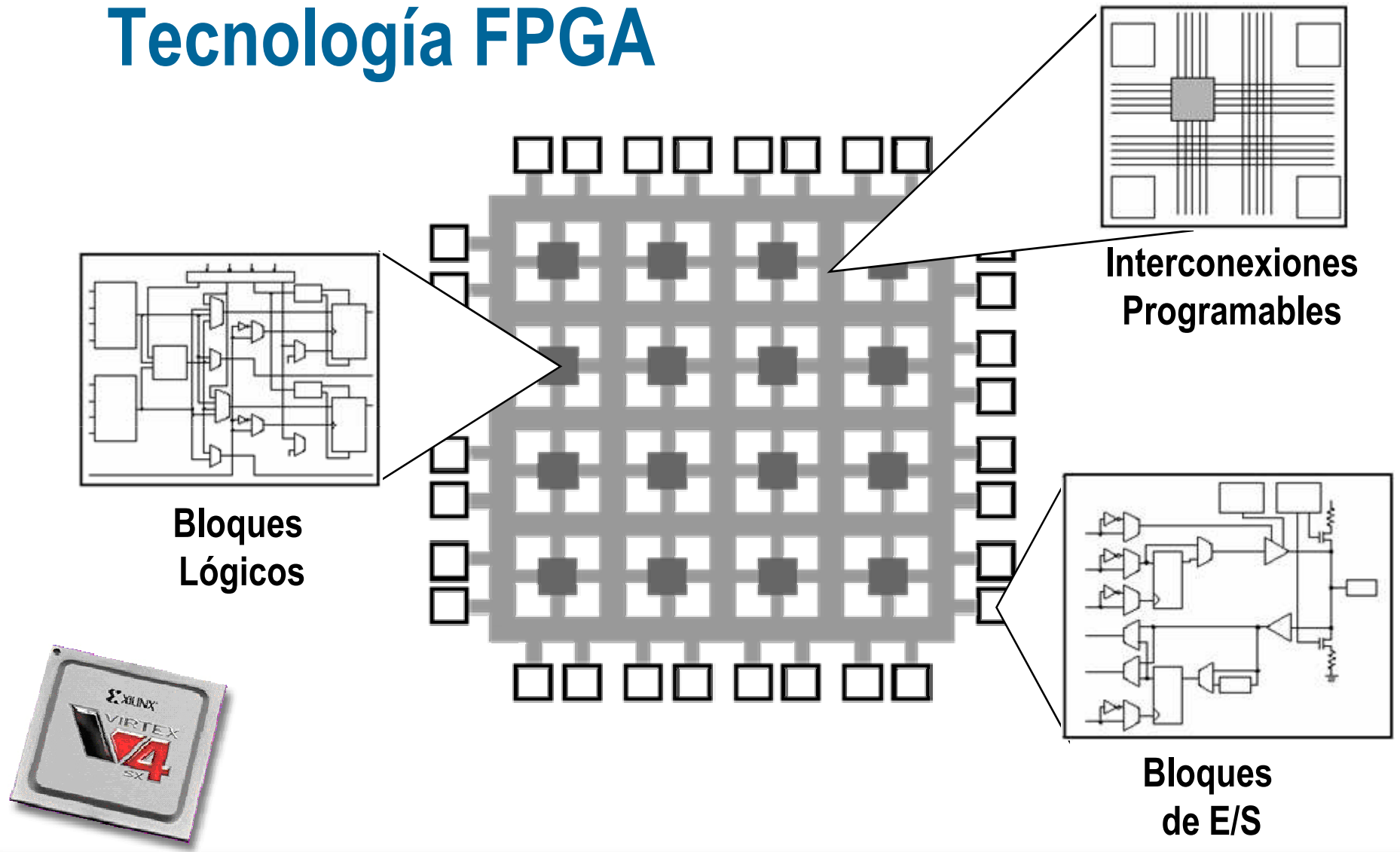
Introducción a LabVIEW FPGA y CompactRIO



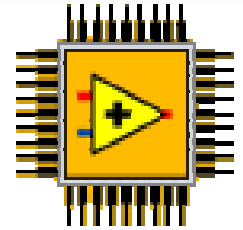
Familia de Productos Embebidos de LabVIEW



Tecnología FPGA



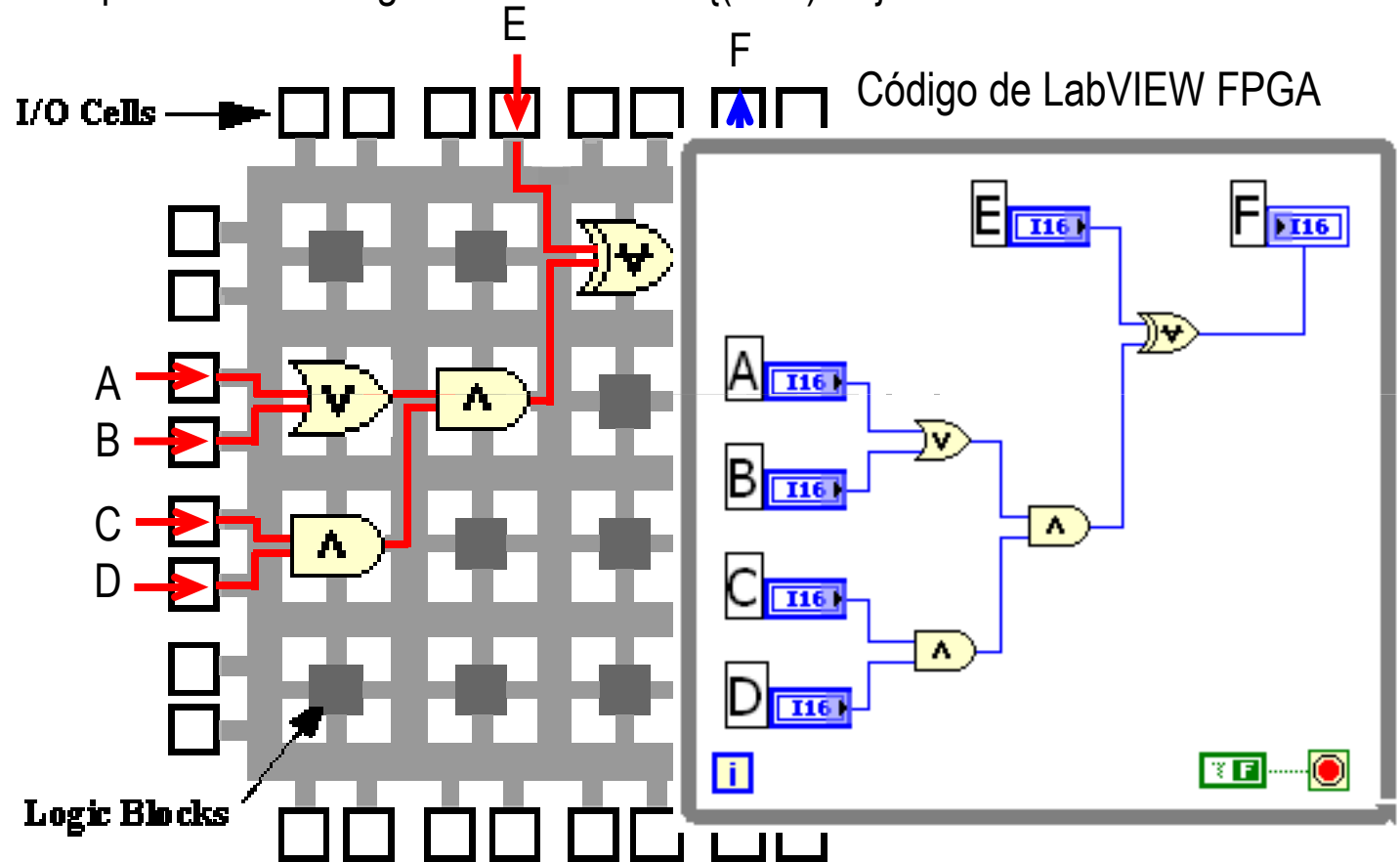
Importancia de FPGA en Sistemas



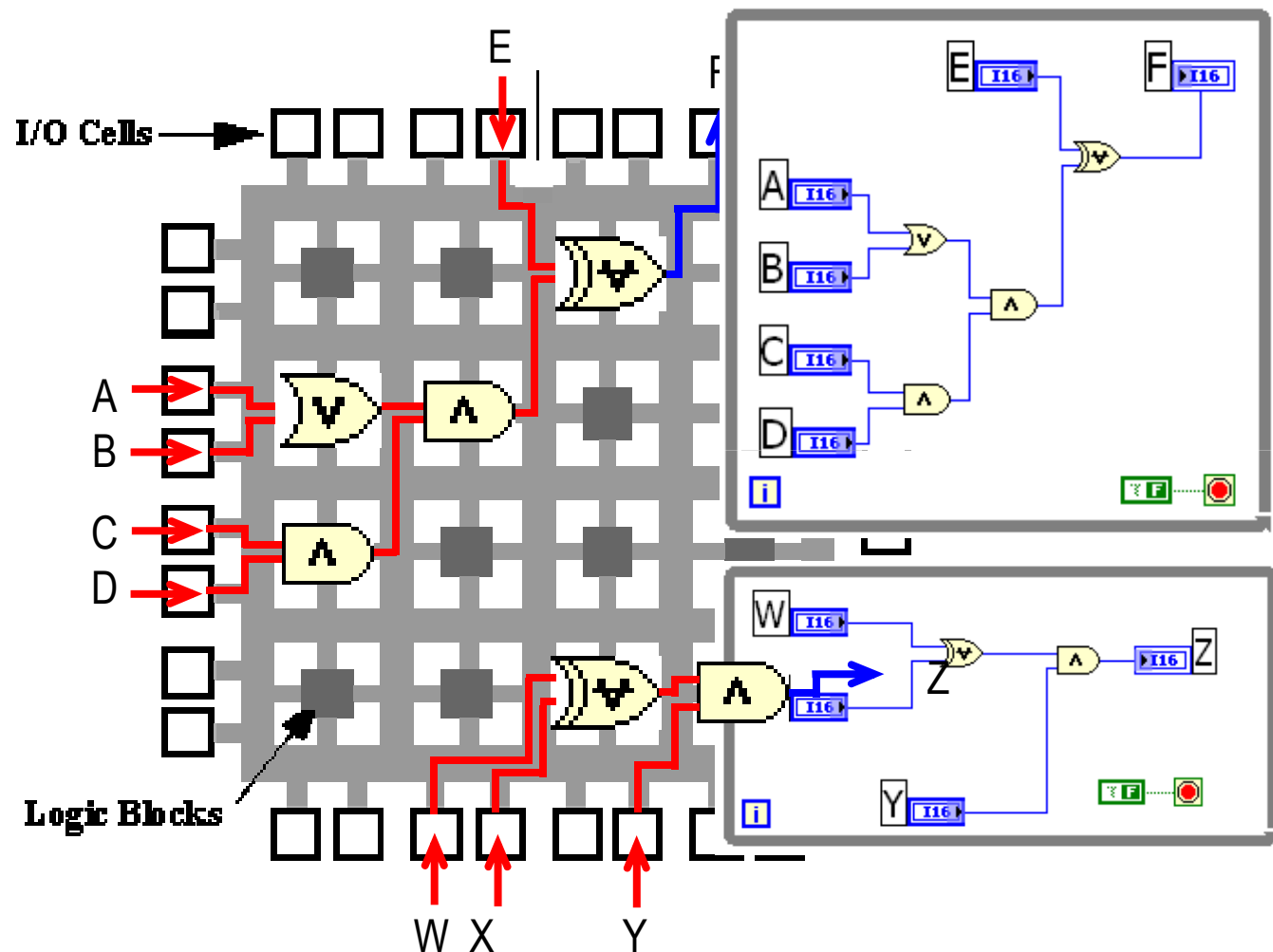
- ***Alta Confiabilidad*** – Los diseños se convierten en circuitos personalizados
- ***Alto Determinismo*** – Ejecuta algoritmos a velocidades determinísticas de 25 ns (más rápido en varios casos)
- ***Verdadero Paralelismo*** – Habilita tareas paralelas y “pipelining”
- ***Reconfigurable*** – Creación y modificación de personalidades

Ejemplo Simplificado de FPGA

Implementando Lógica en FPGA: $F = \{(A+B)CD\} \oplus E$



Ejemplo Simplificado de FPGA



Programación Gráfica de FPGA

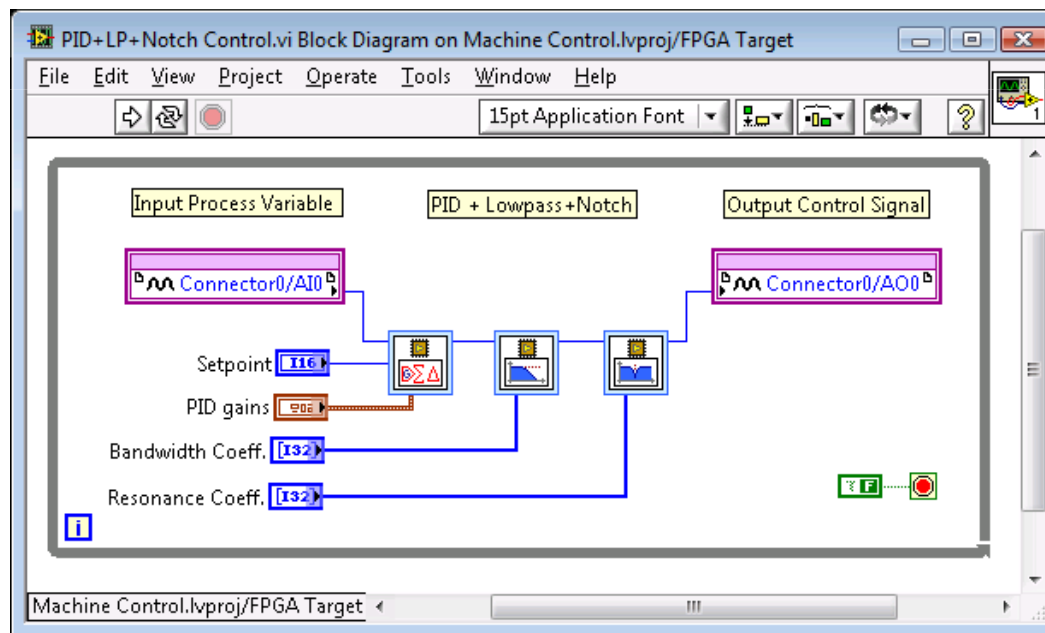
Abstracción HDL de Nueva Generación

Graphical System Design

Hardware Description

Hardware Layout

Transistor-Level Design



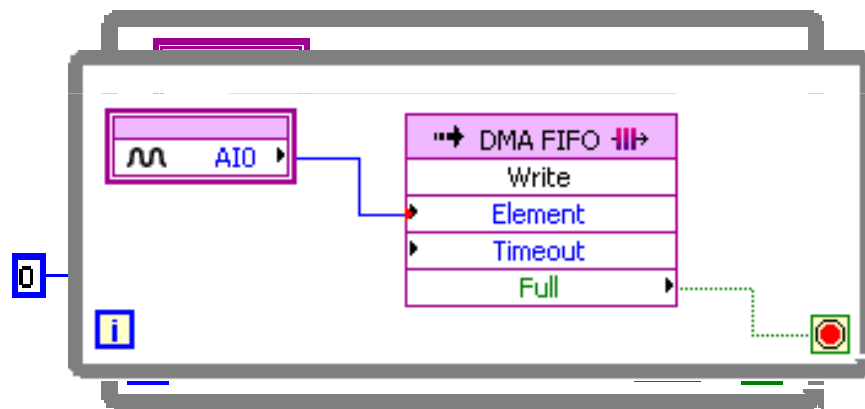
DEMO ►

Abstracción de Código de LabVIEW FPGA

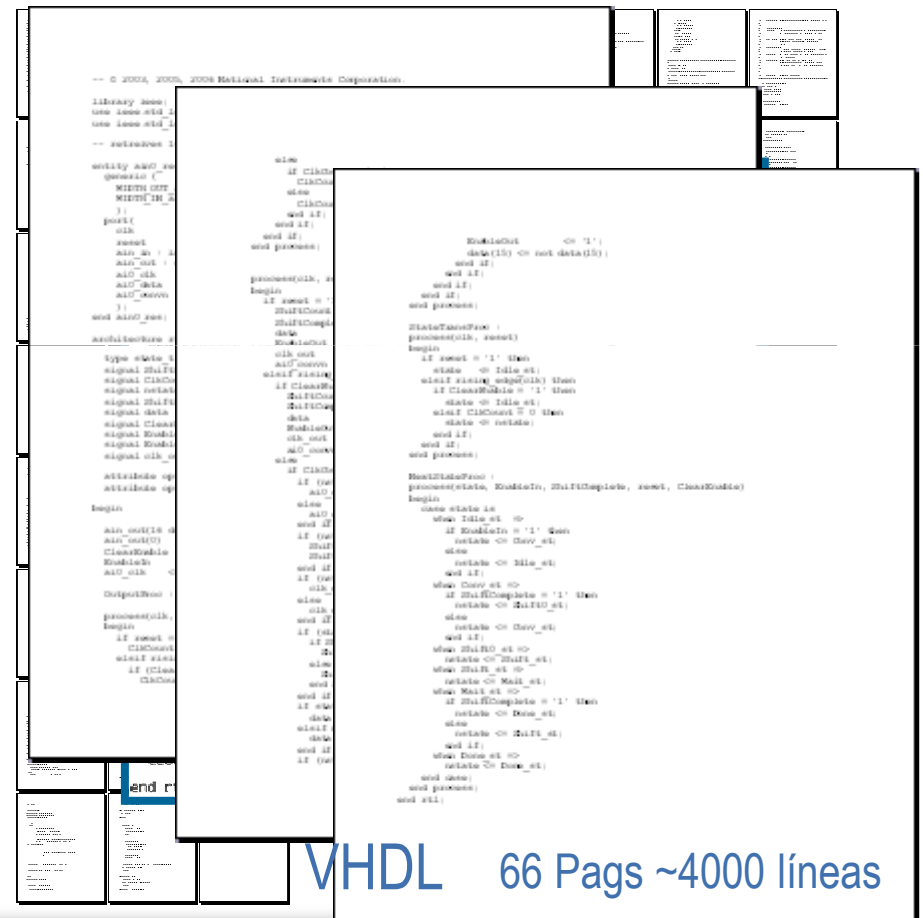
Contador

E/S Analógicas

E/S con DMA

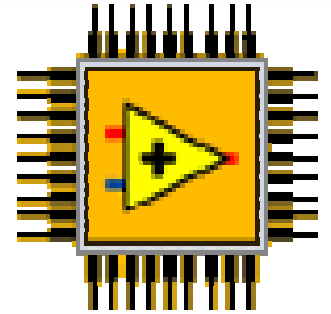


LabVIEW FPGA



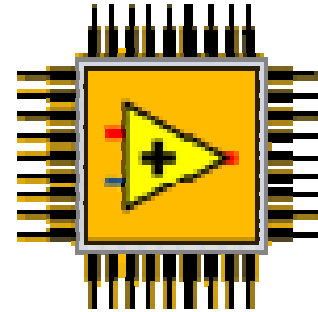
VHDL 66 Pags ~4000 líneas

Aplicaciones Comunes con LabVIEW FPGA



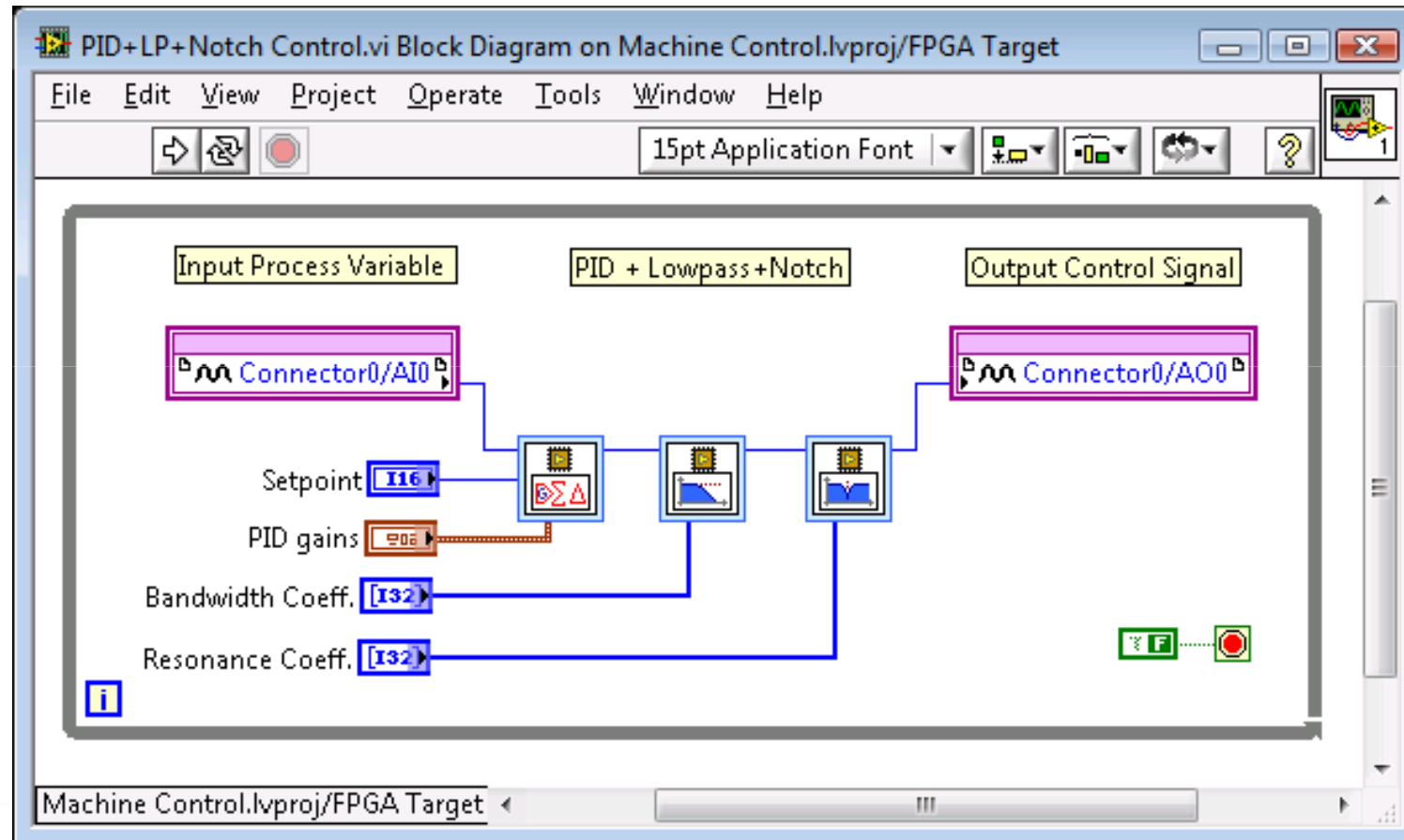
- Control a alta velocidad
- Adquisición de datos inteligente
- Protocolos de comunicación digital
- Simulación de sensores
- Procesamiento “en tarjeta” y reducción de datos
- Procesamiento paralelo

Aplicaciones Comunes



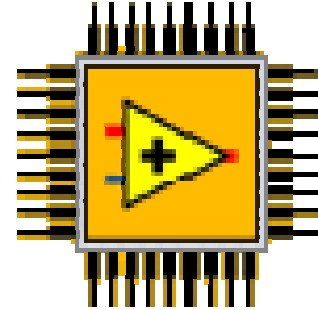
- Control a alta velocidad
- Adquisición de datos inteligente
- Protocolos de comunicación digital
- Simulación de sensores
- Procesamiento “en tarjeta” y reducción de datos
- Procesamiento paralelo

Control a Alta Velocidad



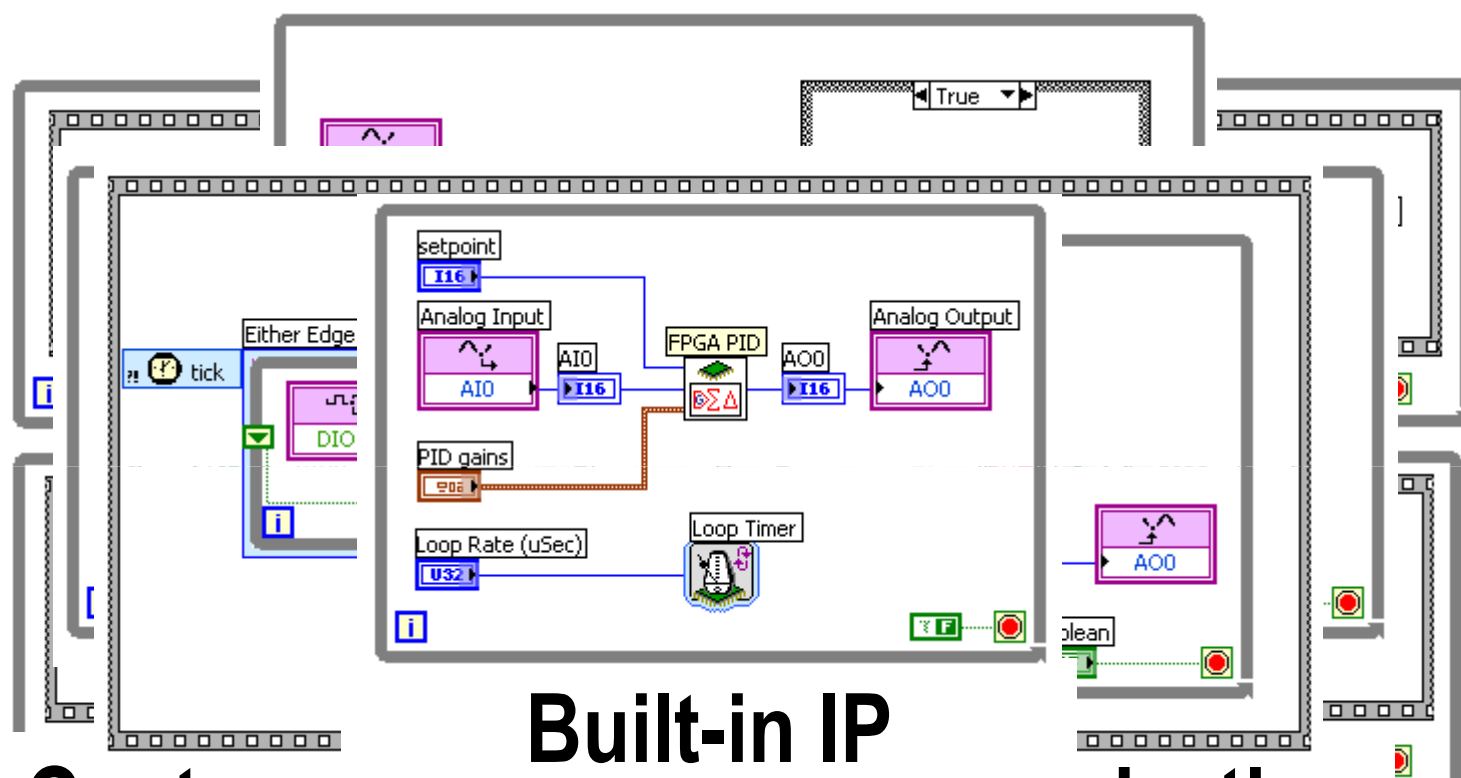
Ciclo de 200 Khz aprox

Aplicaciones Comunes



- Control a alta velocidad
- Adquisición de datos inteligente
- Protocolos de comunicación digital
- Simulación de sensores
- Procesamiento “en tarjeta” y reducción de datos
- Procesamiento paralelo

Adquisición de Datos Inteligente

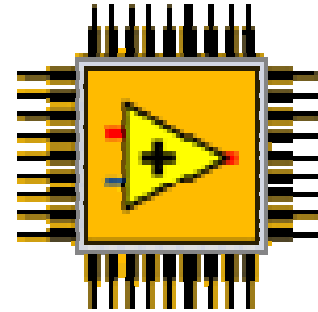


Built-in IP

Custom Processing blocks

Customization

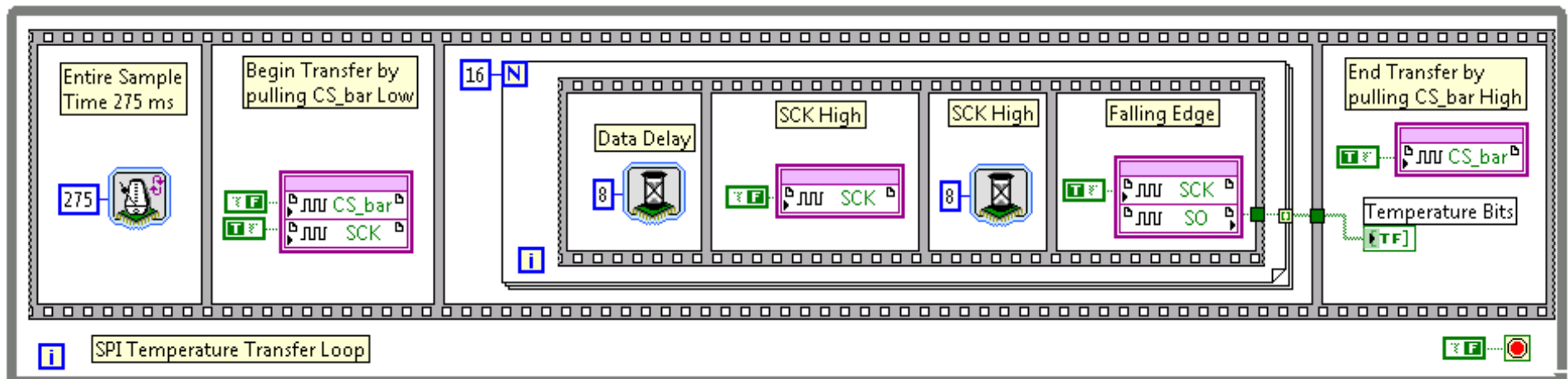
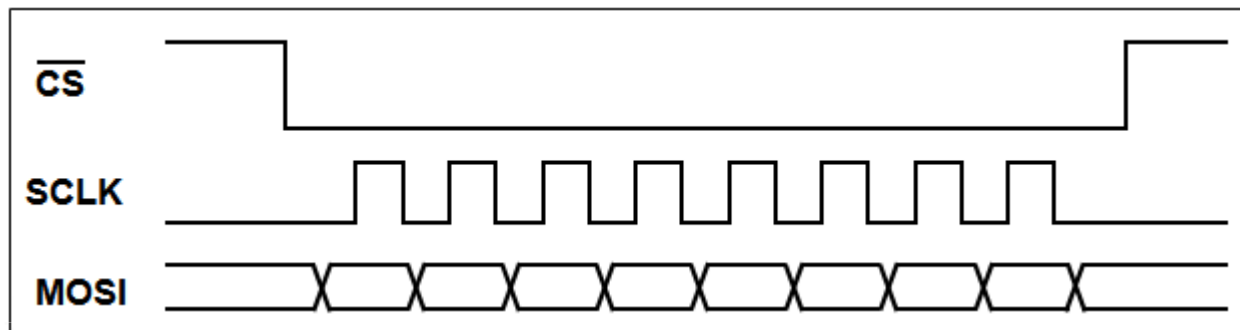
Aplicaciones Comunes



- Control a alta velocidad
- Adquisición de datos inteligente
- Protocolos de comunicación digital
- Simulación de sensores
- Procesamiento “en tarjeta” y reducción de datos
- Procesamiento paralelo

Comunicaciones Digitales

Ejemplo – SPI



Comunicaciones Digitales

Ejemplo – SPI

Máquina de Estado de LabVIEW

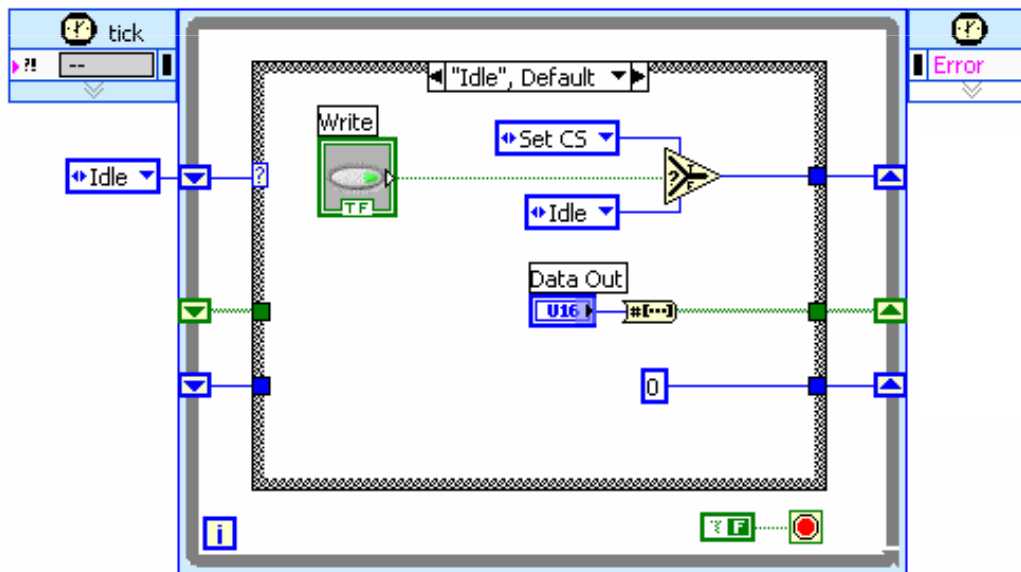
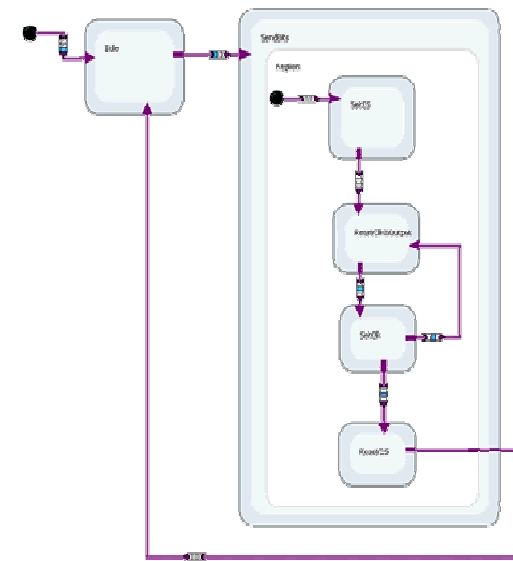
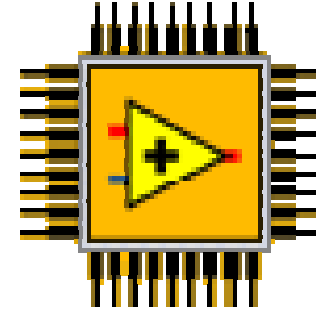


Diagrama de Estados en LabVIEW



Aplicaciones Comunes



- Control a alta velocidad
- Adquisición de datos inteligente
- Protocolos de comunicación digital
- Simulación de sensores
- Procesamiento “en tarjeta” y reducción de datos
- Procesamiento paralelo

Simulación de Sensores y FPGA

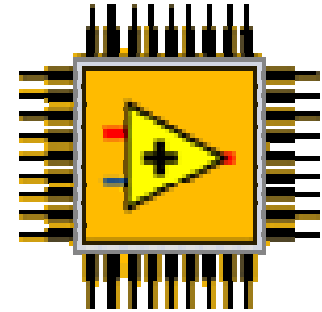
- Varios tipos de sensores – Hardware completamente personalizable
- Paralelismo – Varios sensores en un “chip” sin interferencia
- Requerimientos de tiempo estrictos – Determinísticos
- Procesamiento “en tarjeta” – Unidades de ingeniería a señales de sensores



**Señales de los
Sensores**

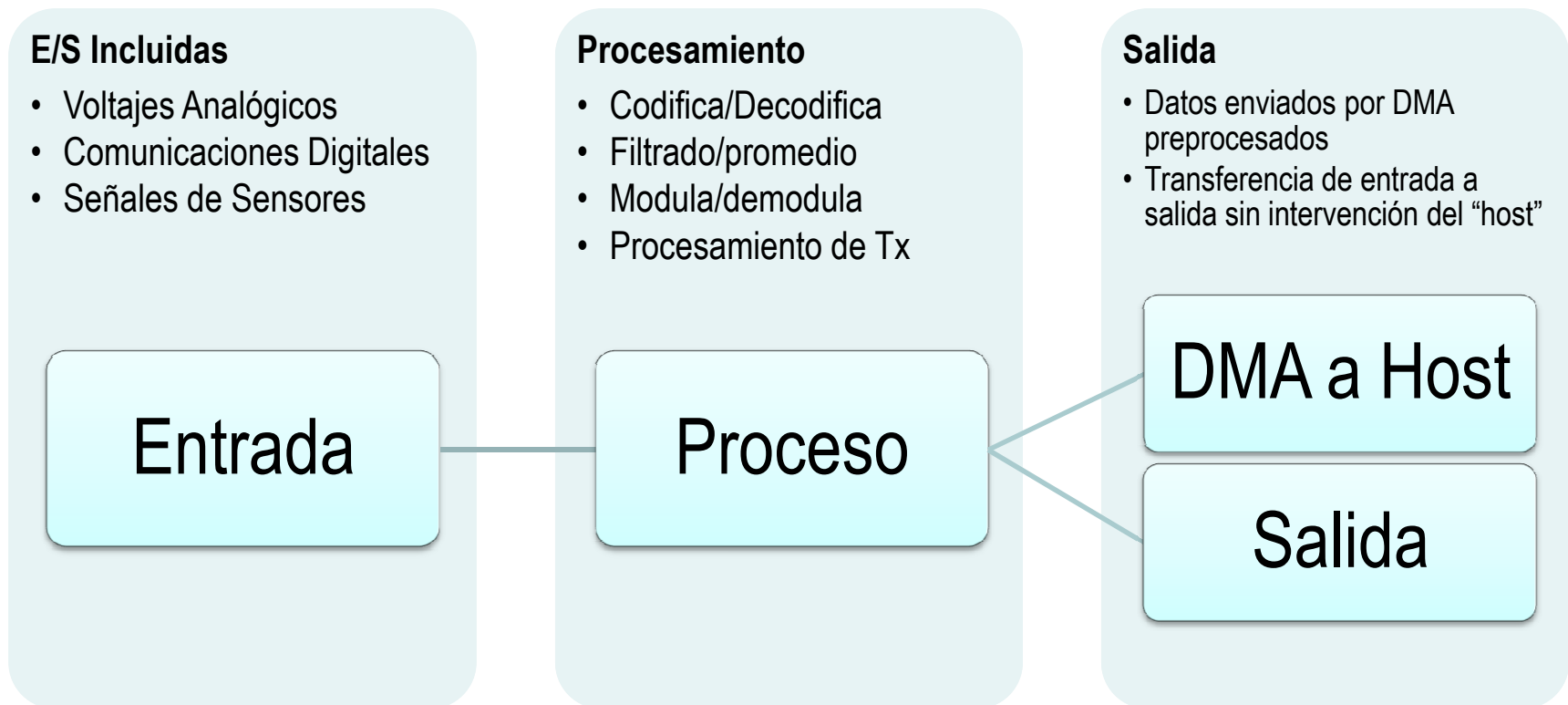


Aplicaciones Comunes

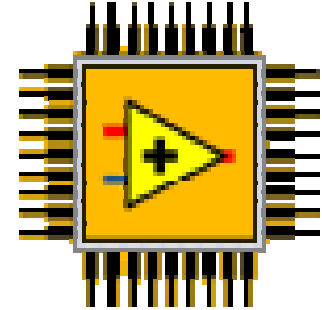


- Control a alta velocidad
- Adquisición de datos inteligente
- Protocolos de comunicación digital
- Simulación de sensores
- Procesamiento “en tarjeta” y reducción de datos
- Procesamiento paralelo

Procesamiento “en tarjeta” y Reducción de Datos



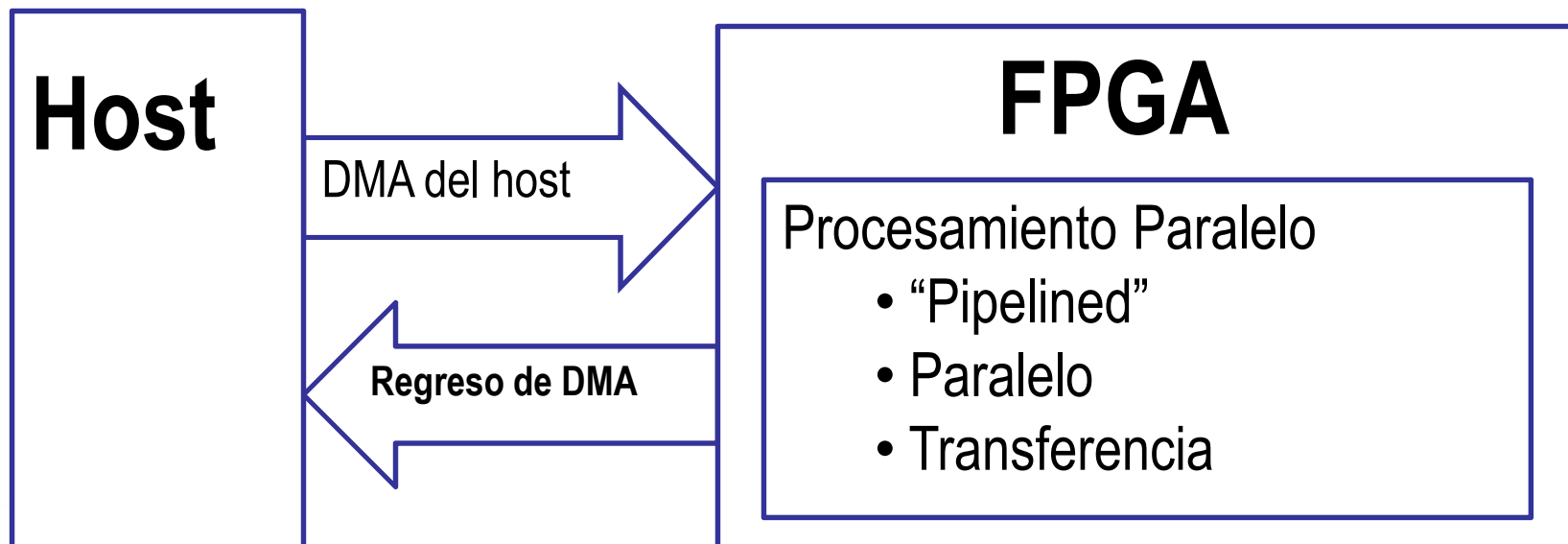
Aplicaciones Comunes



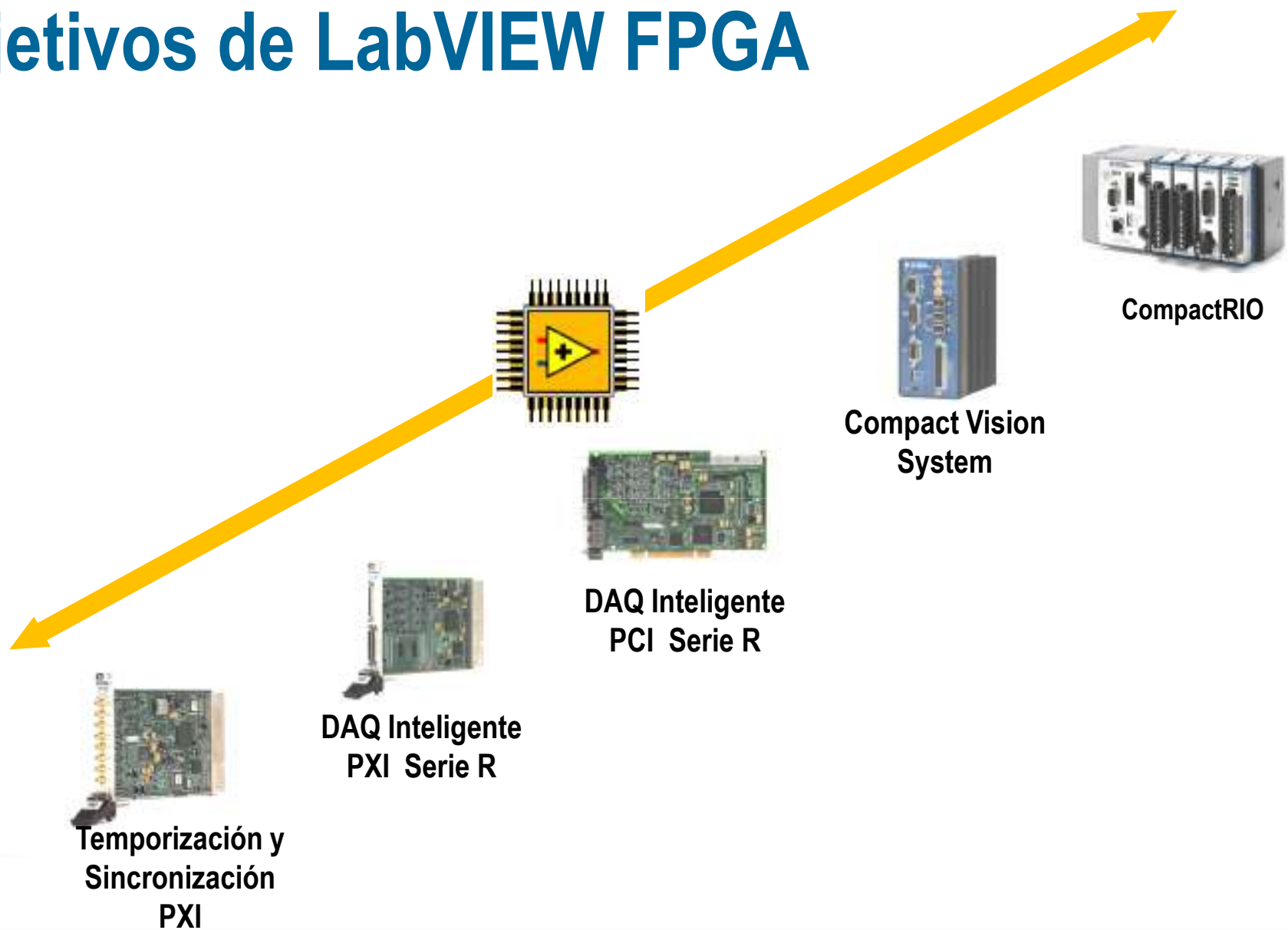
- Control a alta velocidad
- Adquisición de datos inteligente
- Protocolos de comunicación digital
- Simulación de sensores
- Procesamiento “en tarjeta” y reducción de datos
- Procesamiento paralelo

Procesamiento Paralelo FPGA

Método para liberar la carga del procesador primario de tareas de procesamiento intensivo. Con FPGA se pueden aprovechar sus capacidades de paralelismo .



Objetivos de LabVIEW FPGA



Construya su Sistema CompactRIO

- Controlador
 - LabVIEW Real-Time
 - Comunicación Ethernet
- Backplane
 - LabVIEW FPGA
 - 4 u 8 ranuras
- Módulos de la Serie C
 - Entradas analógicas, salidas analógicas, E/S digitales, comunicación CAN, movimiento y personalizados



Sistema Embebido Reconfigurable NI CompactRIO

Circuitería Reconfigurable FPGA

Confiabilidad en hardware, optimizado, temporización flexible, disparos, sincronización

Durabilidad Extrema

Rango de Temp. de -40 a 70 °C

50 g impacto

Certificaciones Industriales

VxWorks Real-Time OS

400 MHz PowerPC

Control embebido confiable, análisis

88.1 mm (3.47 in)

179.6 mm (7.07 in)



E/S Industriales Aisladas

Acond. de Señal de ± 80 mV a ± 250 V

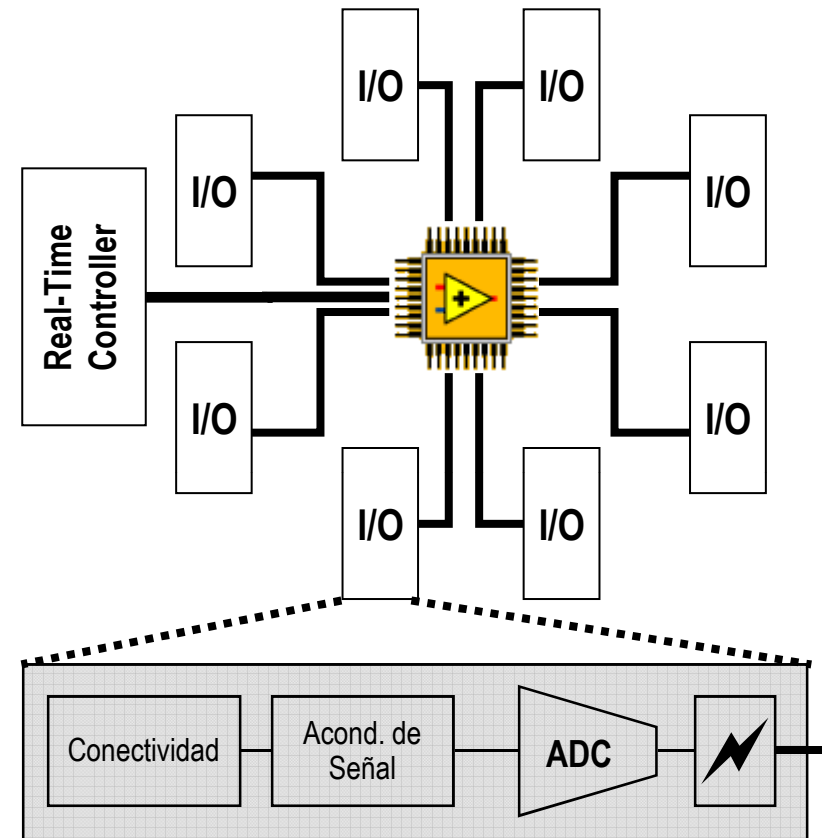
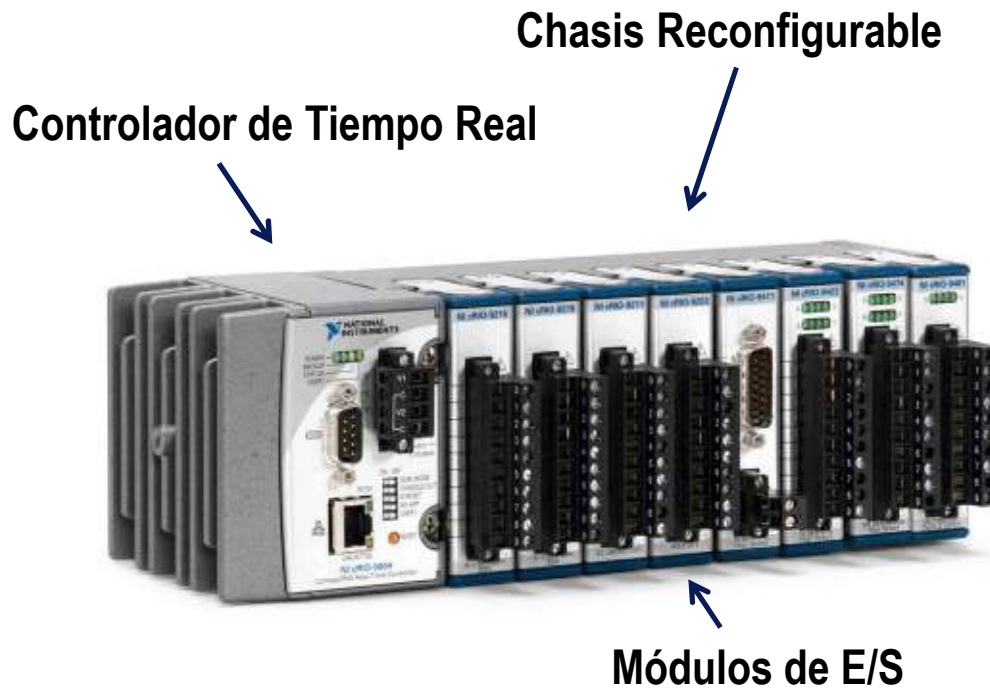
Conectividad integrada al módulo

Tamaño Pequeño, Bajo Consumo de Energía

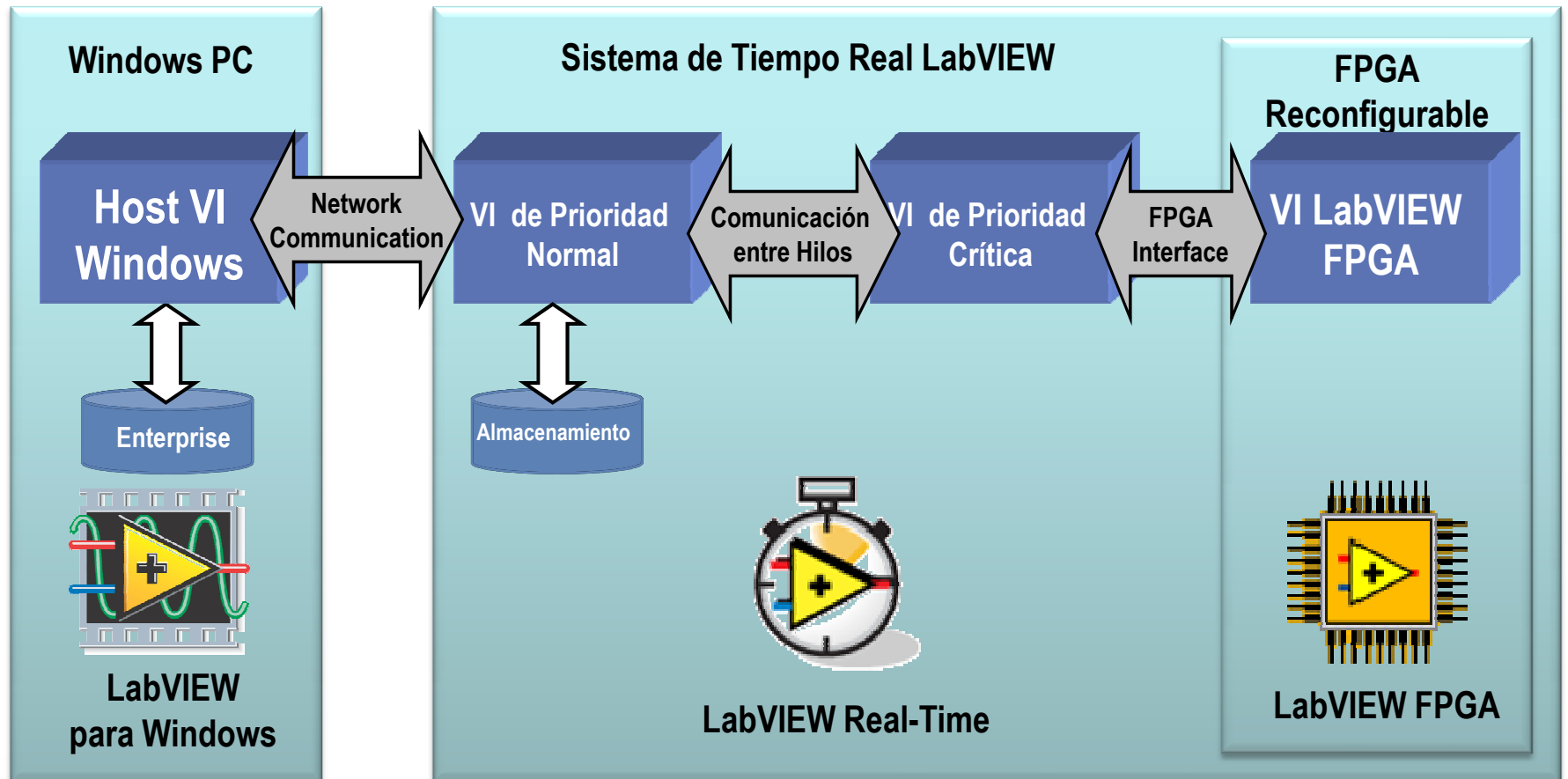
179.6 por 88.1 mm (7.07 por 3.47 in)

9 a 35 VCD power¹, 6 W típicamente

Sistema Embebido Reconfigurable NI CompactRIO



Arquitectura del Sistema CompactRIO



Tres VIs Típicos para un Sistema RIO



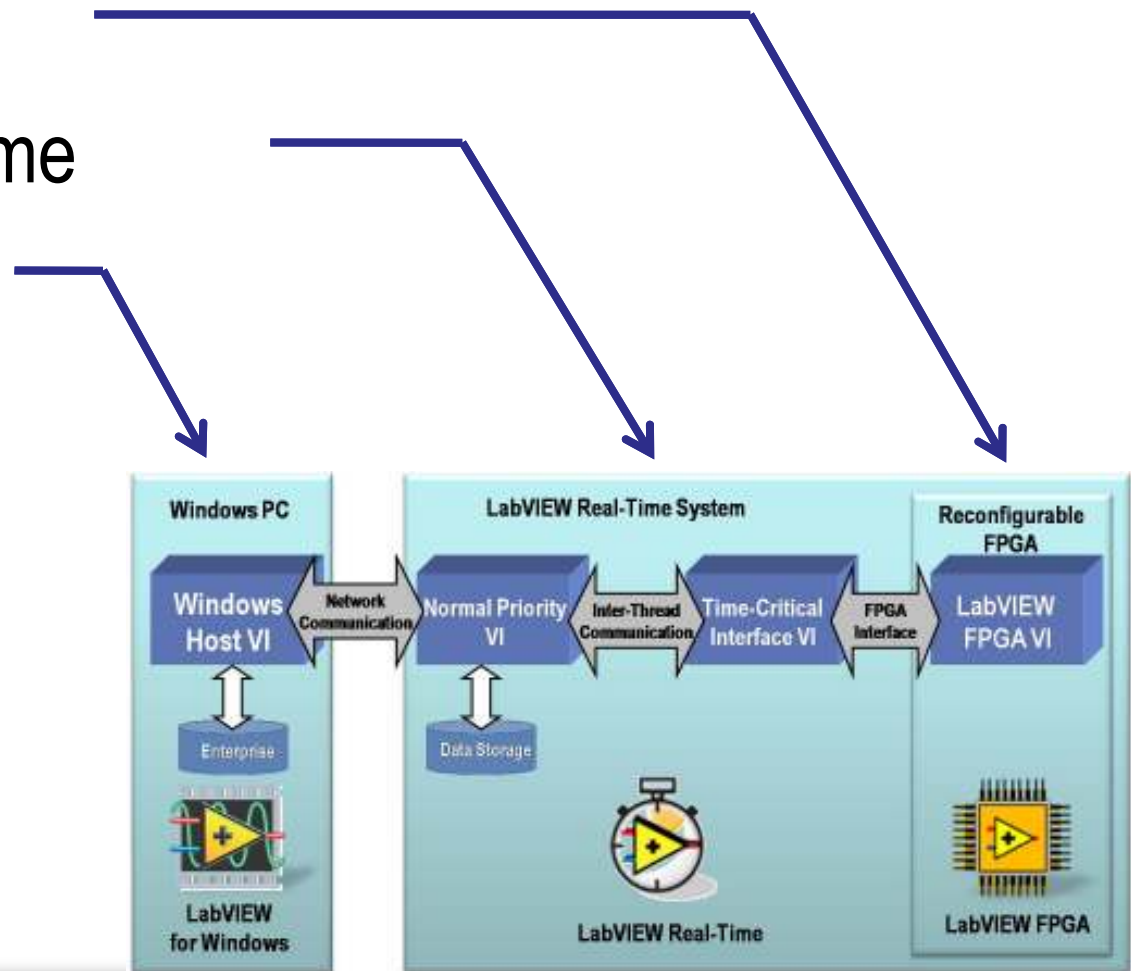
VI LabVIEW FPGA



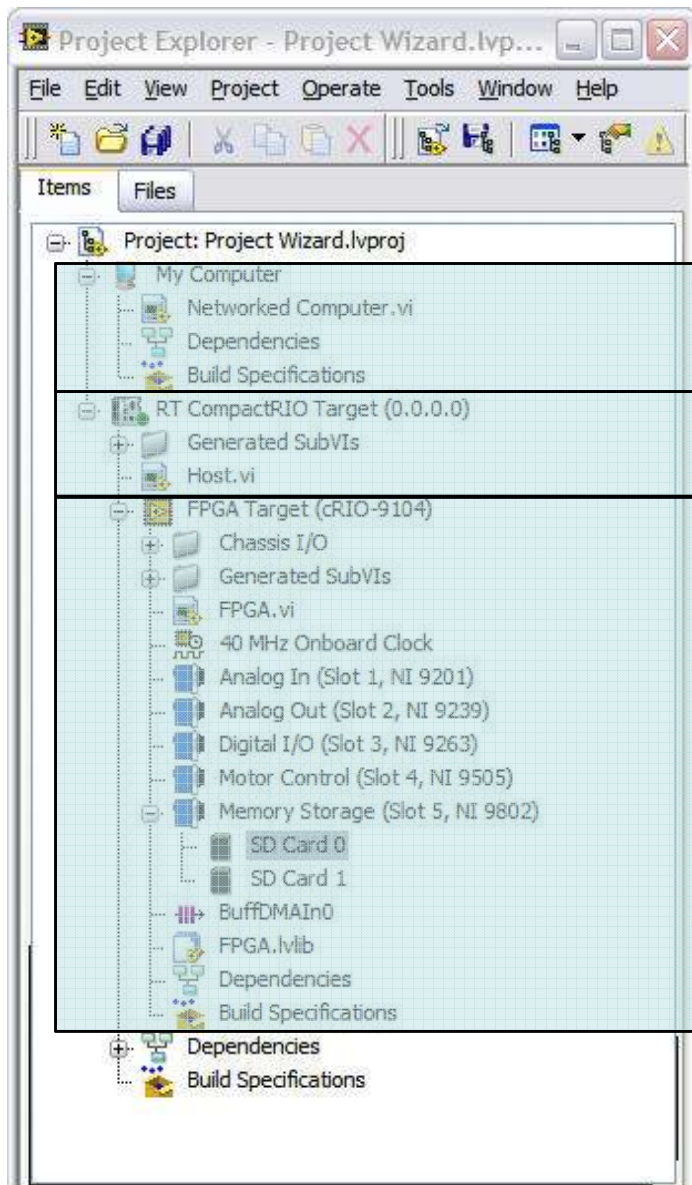
VI LabVIEW Real-Time



VI Windows
(opcional)



Administre el CompactRIO con el Proyecto de LabVIEW



- PC Host en Red (Variables Compartidas)



- Sistema de Tiempo Real



- FPGA + Módulos de E/S
- Control y procesamiento “en tarjeta”
- Acceso directo a E/S



Demostración

- Crear una aplicación CompactRIO simple desde cero
- Abrir y ejecutar programas más complejos
(control de motor)